

# 数据手册

## 600V 半桥栅极驱动器 FD2606S

峰昭科技(深圳)股份有限公司

## 目 录

<b>1 系统介绍</b> .....	<b>3</b>
1.1 概述 .....	3
1.2 封装 .....	3
1.3 产品特点 .....	3
1.4 应用场景 .....	3
1.5 典型应用电路 .....	4
1.6 功能框图 .....	5
1.7 引脚定义 .....	6
1.7.1 FD2606S SOP8 引脚图 .....	6
1.7.2 FD2606S SOP8 引脚列表 .....	6
<b>2 封装信息</b> .....	<b>7</b>
2.1 FD2606S SOP8 .....	7
<b>3 电气特性</b> .....	<b>8</b>
3.1 绝对最大额定值 .....	8
3.2 推荐工作条件 .....	8
3.3 静态电气参数 .....	9
3.4 动态电气参数 .....	9
<b>4 逻辑功能时序图</b> .....	<b>10</b>
<b>5 传输时间测试标准</b> .....	<b>10</b>
<b>6 传输时间匹配测试标准</b> .....	<b>10</b>
<b>7 直通防止功能</b> .....	<b>11</b>
<b>8 死区功能</b> .....	<b>11</b>
<b>9 修改记录</b> .....	<b>12</b>

# FD2606S 600V半桥栅极驱动器

## 1 系统介绍

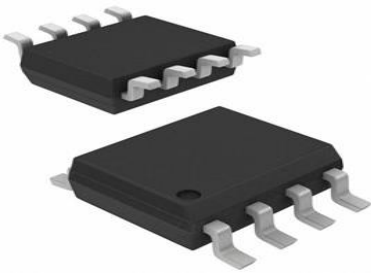
### 1.1 概述

FD2606S 是高压、高速半桥栅极驱动器，能够驱动 N 型功率 MOSFET 和 IGBT。

FD2606S 内置 VCC 和 VB 欠压 (UVLO) 保护功能，防止功率管在过低的电压下工作。

FD2606S 逻辑输入兼容 TTL 和 CMOS (低至 3.3V)，方便与控制设备接口。该驱动器输出具有最小驱动器跨导的高脉冲电流缓冲设计。

### 1.2 封装



### 1.3 产品特点

- 悬浮绝对电压+600V
- 电源电压范围: 10V~20V
- 3.3V/5V 输入逻辑兼容
- V<sub>CC</sub>/V<sub>BS</sub> 欠压保护 (UVLO)
- 输出与输入同相
- 输入直通防止
- 内置死区时间
- 高低端通道匹配
- 符合 RoHS

### 1.4 应用场景

- 电机驱动
- DC-DC 转换器
- DC-AC 逆变器

## 1.5 典型应用电路

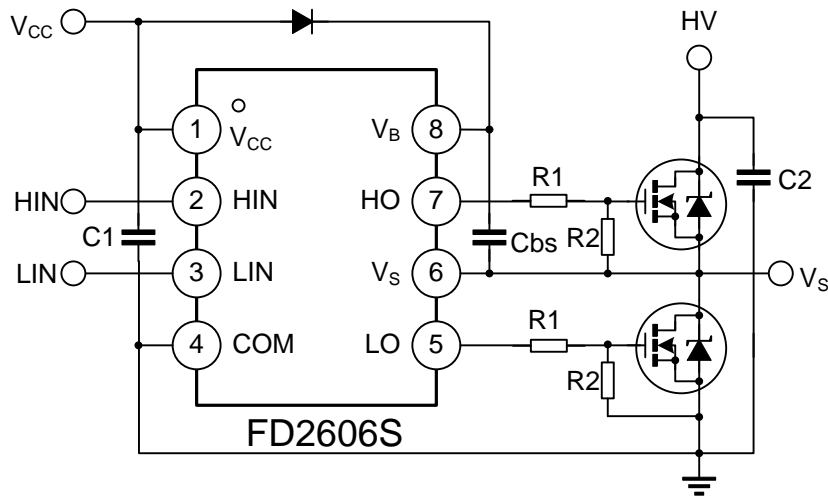


图 1-1 FD2606S 典型应用电路

C1: 电源滤波电容, 可选择  $10\mu\text{F}$ , 并尽可能的靠近芯片管脚。

C2: 高压供电电源滤波电容, 容值根据电路应用而定。

R1: 栅极驱动电阻, 阻值根据被驱动器件而定, 推荐  $33\Omega\sim 100\Omega$ 。

R2: MOS 栅极与源极电阻, 推荐  $10\text{k}\Omega\sim 33\text{k}\Omega$ 。

$D_{bs}$ : 自举二极管, 应选择高反向击穿电压 ( $>600\text{V}$ )、反向恢复时间尽量短的二极管。

$C_{bs}$ : 自举电容, 应选择陶瓷电容或钽电容, 最小容值可按以下式子计算:

$$C_{bs} \geq 15 \cdot \frac{2 \cdot [2 \cdot Q_g + Q_{\text{period}} + \frac{I_{bs(\text{staic})}}{f} + \frac{I_{bs(\text{leak})}}{f}]}{V_{CC} - V_F - V_{ds(L)}}$$

其中:  $Q_g$  为高侧功率器件的栅极电荷;

$Q_{\text{period}}$  为每个周期中电平转换电路的电荷要求, 约为  $10\text{nC}$ ;

$I_{bs(\text{staic})}$  为高侧驱动电路的静态电流;

$I_{bs(\text{leak})}$  为自举电容的漏电流;

$f$  为电路工作频率;

$V_{CC}$  为低侧供电电压;

$V_F$  为自举二极管的正向导通压降;

$V_{ds(L)}$  为低侧功率器件的导通压降。

注: 以上线路及参数仅供参考, 实际的应用电路根据实测结果设定参数。

1.6 功能框图

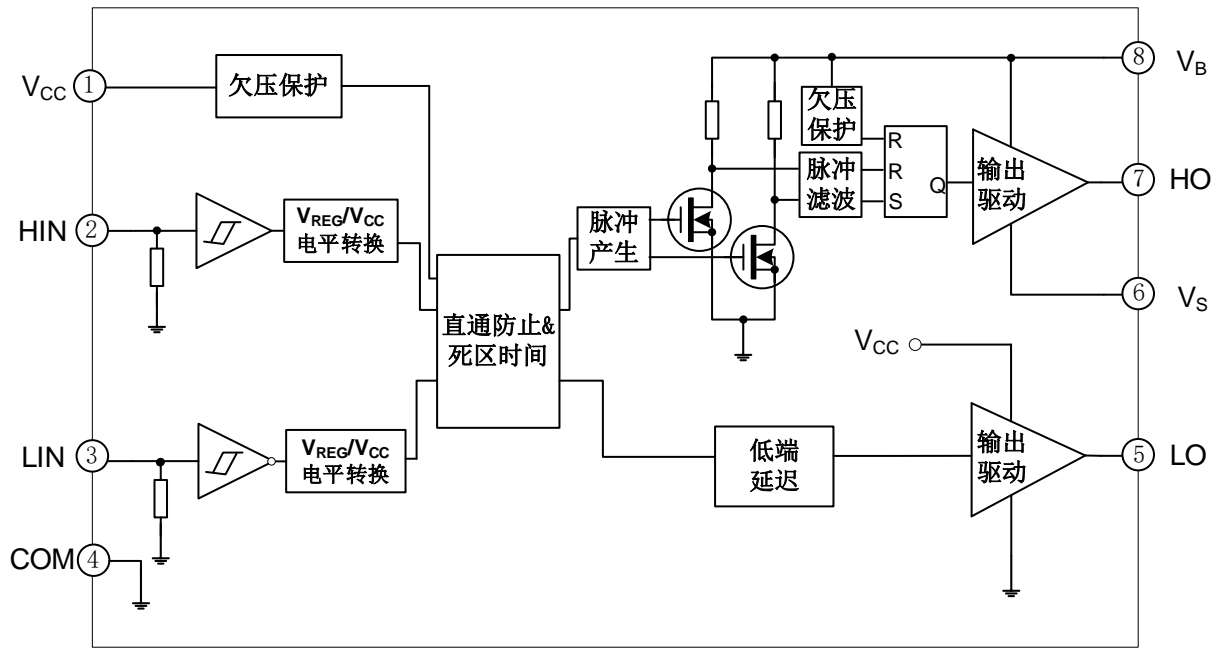


图 1-2 FD2606S 功能框图

## 1.7 引脚定义

### 1.7.1 FD2606S SOP8 引脚图

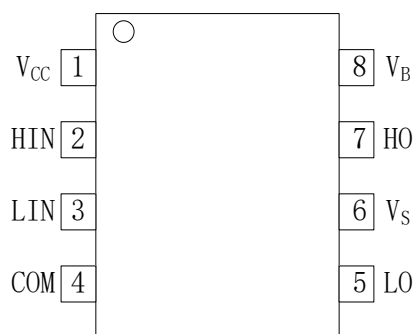


图 1-3 FD2606S SOP8 引脚图

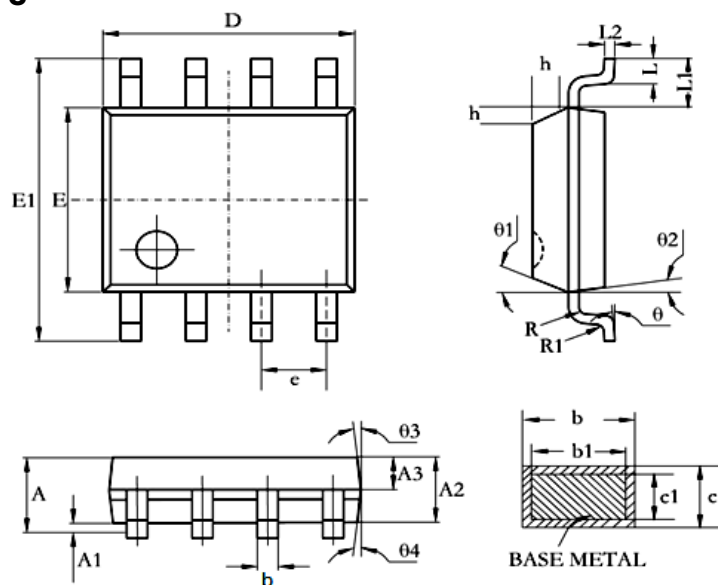
### 1.7.2 FD2606S SOP8 引脚列表

表 1-1 FD2606S SOP8 引脚列表

管脚号	管脚名称	管脚描述
1	V <sub>CC</sub>	低侧供电电压
2	HIN	高侧输入
3	LIN	低侧输入
4	COM	接地
5	LO	低侧输出
6	V <sub>S</sub>	高侧浮动偏移电压
7	HO	高侧输出
8	V <sub>B</sub>	高侧浮动绝对电压

## 2 封装信息

### 2.1 FD2606S SOP8



Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min.	Nom.	Max.	Min.	Nom.	Max.
A	1.36	1.55	1.75	0.053	0.061	0.069
A1	0.10	0.15	0.25	0.004	0.006	0.010
A2	1.25	1.40	1.65	0.049	0.055	0.065
A3	0.50	0.60	0.70	0.020	0.024	0.028
b	0.38	-	0.51	0.015	-	0.020
b1	0.37	0.42	0.47	0.015	0.017	0.019
c	0.17	-	0.25	0.007	-	0.010
c1	0.17	0.20	0.23	0.007	0.008	0.009
D	4.80	4.90	5.00	0.189	0.193	0.197
E1	5.80	6.00	6.20	0.228	0.236	0.244
E	3.80	3.90	4.00	0.150	0.154	0.157
e	1.27BSC					
L	0.45	0.60	0.80	0.018	0.024	0.031
L1	1.04REF					
L2	0.25BSC					
R	0.07	-	-	0.003	-	-
R1	0.07	-	-	0.003	-	-
h	0.30	0.40	0.50	0.012	0.016	0.020
θ	0°	-	8°	0°	-	8°
θ1	15°	17°	19°	15°	17°	19°
θ2	11°	13°	15°	11°	13°	15°
θ3	15°	17°	19°	15°	17°	19°
θ4	11°	13°	15°	11°	13°	15°

产品名称	封装形式	订购型号	包装方式	数量
FD2606S	SOP8	FD2606S	Tape & Reel	3000

### 3 电气特性

#### 3.1 绝对最大额定值

表 3-1 绝对最大额定值

(除非特殊说明, 所有管脚均以 COM 作为参考点)

参数	符号	范围	单位
高侧浮动绝对电压	$V_B$	-0.3 ~ 625	V
高侧浮动偏移电压	$V_S$	$V_B-25 \sim V_B+0.3$	V
高侧输出电压	$V_{HO}$	$V_S-0.3 \sim V_B+0.3$	V
低侧供电电压	$V_{CC}$	-0.3 ~ 25	V
低侧输出电压	$V_{LO}$	-0.5 ~ $V_{CC}+0.3$	V
逻辑输入电压 (HIN, LIN)	$V_{IN}$	-0.5 ~ $V_{CC}+0.3$	V
偏移电压压摆率范围	$dV_S/dt$	$\leq 50$	V/ns
功率耗散@ $T_A \leq 25^\circ\text{C}$	$P_D$	$\leq 0.625$	W
结对环境的热阻	$R_{thJA}$	$\leq 200$	$^\circ\text{C}/\text{W}$
结温范围	$T_j$	$\leq 150$	$^\circ\text{C}$
储存温度范围	$T_{stg}$	-55 ~ 150	$^\circ\text{C}$

注:

- 在任何情况下, 不要超过  $P_D$ 。
- 电压超过绝对最大额定值, 可能会损坏芯片。

#### 3.2 推荐工作条件

表 3-2 推荐工作条件

(所有电压均以 COM 为参考点)

参数	符号	最小值	最大值	单位
高侧浮动绝对电压	$V_B$	$V_S+10$	$V_S+20$	V
高侧浮动偏移电压	$V_S$	-5	600	V
高侧输出电压	$V_{HO}$	$V_S$	$V_B$	V
低侧供电电压	$V_{CC}$	10	20	V
低侧输出电压	$V_{LO}$	0	$V_{CC}$	V
逻辑输入电压 (HIN, LIN)	$V_{IN}$	0	$V_{CC}$	V
环境温度	$T_A$	-40	125	$^\circ\text{C}$

注: 芯片长久工作在推荐工作条件外, 可能会影响其可靠性。不建议芯片在推荐工作条件之外长期工作。



### 3.3 静态电气参数

表 3-3 静态电气参数

 [除非特别注明, 否则  $T_A = 25^\circ\text{C}$ ,  $V_{\text{BIAS}} (V_{\text{CC}}, V_{\text{BS}}) = 15\text{V}$ ,  $V_{\text{S}} = \text{COM}$ ]

参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输入阈值电压	$V_{\text{IH}}$	$V_{\text{CC}} = 10\text{V to } 20\text{V}$	2.7	-	-	V
低电平输入阈值电压	$V_{\text{IL}}$		-	-	0.8	
高电平输出电压, $V_{\text{BIAS}} - V_{\text{O}}$	$V_{\text{OH}}$	$I_{\text{O}} = 20\text{mA}$	-	0.7	0.12	
低电平输出电压, $V_{\text{O}}$	$V_{\text{OL}}$		-	0.24	0.4	
浮动电源漏电流	$I_{\text{LK}}$	$V_{\text{B}} = V_{\text{S}} = 600\text{V}$	-	1	5	uA
$V_{\text{BS}}$ 静态电流	$I_{\text{QBS}}$	$V_{\text{IN}} = 0\text{V or } 5\text{V}$	-	75	120	
$V_{\text{CC}}$ 静态电流	$I_{\text{QCC}}$		-	160	300	
高电平输入偏置电流	$I_{\text{IN+}}$	$V_{\text{IN}} = 5\text{V}$	-	25	50	
低电平输入偏置电流	$I_{\text{IN-}}$	$V_{\text{IN}} = 0\text{V}$	-	-	1	
$V_{\text{CC}}$ 开启电压	$V_{\text{CCUV+}}$		7.9	8.8	9.7	V
$V_{\text{CC}}$ 关断电压	$V_{\text{CCUV-}}$		7.2	8.0	8.8	
$V_{\text{CC}}$ 迟滞电压	$V_{\text{CCUVH}}$		0.4	0.8	-	
$V_{\text{BS}}$ 开启电压	$V_{\text{BSUV+}}$		7.9	8.8	9.7	
$V_{\text{BS}}$ 关断电压	$V_{\text{BSUV-}}$		7.2	8.0	8.8	
$V_{\text{BS}}$ 迟滞电压	$V_{\text{BSUVH}}$		0.4	0.8	-	
高电平输出短路脉冲电流	$I_{\text{O+}}$	$V_{\text{O}} = 0\text{V}$ , $\text{PW} \leq 10\mu\text{s}$	130	210	-	mA
低电平输出短路脉冲电流	$I_{\text{O-}}$	$V_{\text{O}} = 15\text{V}$ , $\text{PW} \leq 10\mu\text{s}$	230	360	-	

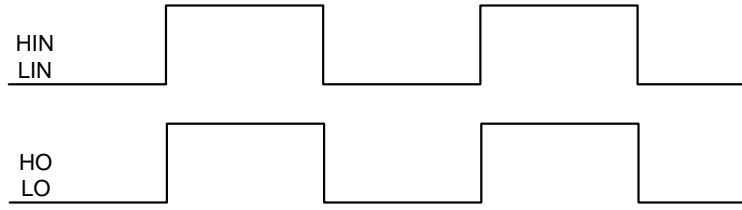
### 3.4 动态电气参数

表 3-4 动态电气参数

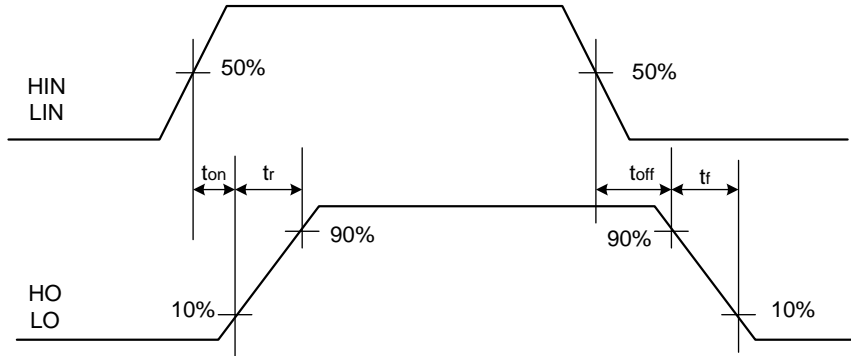
 [除非特别注明, 否则  $T_A = 25^\circ\text{C}$ ,  $V_{\text{BIAS}} (V_{\text{CC}}, V_{\text{BS}}) = 15\text{V}$ ,  $C_{\text{L}} = 1000\text{pF}$ ,  $V_{\text{S}} = \text{COM}$ ]

参数	符号	测试条件	最小值	典型值	最大值	单位
输出上升沿传输时间	$t_{\text{on}}$	$V_{\text{S}} = 0\text{V}$	-	140	220	ns
输出下降沿传输时间	$t_{\text{off}}$	$V_{\text{S}} = 600\text{V}$	-	140	220	
高低侧传输时间匹配	MT		-	0	50	
输出上升时间	$t_{\text{r}}$		-	100	160	
输出下降时间	$t_{\text{f}}$		-	60	100	
死区时间	DT		-	470	650	

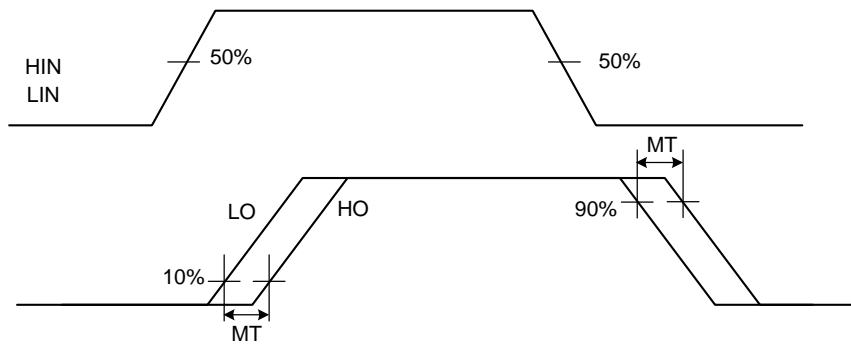
#### 4 逻辑功能时序图



#### 5 传输时间测试标准

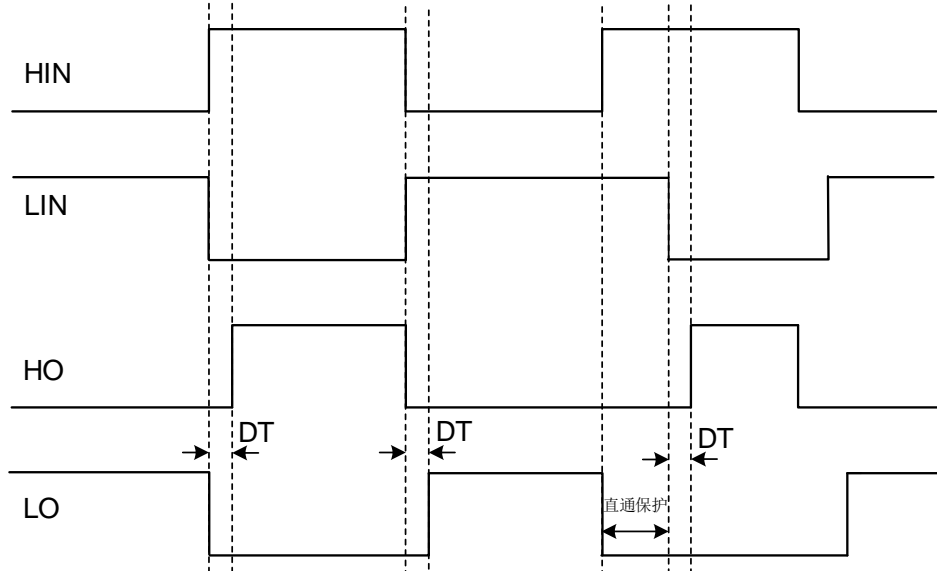


#### 6 传输时间匹配测试标准



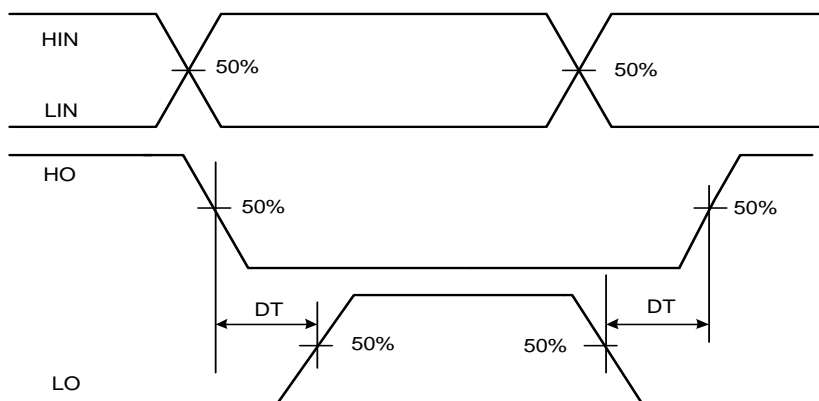
## 7 直通防止功能

芯片内部设计专门用于防止功率管直通的保护电路，能有效地防止高侧和低侧输入信号受到干扰时造成的功率管直通损坏。下图表示了直通防止电路如何保护功率管。



## 8 死区功能

芯片内部设置了固定的死区时间保护电路。在死区时间内，高侧和低侧输出均被设置为低电平。所设置的死区时间必须确保一个功率管关断后，再开启另外一个功率管，有效防止产生上下功率管直通现象。如果逻辑输入设置的外部死区时间大于芯片内部设置的死区时间，则以逻辑输入设置的外部死区时间为芯片输出死区时间；如果逻辑输入设置的外部死区时间小于芯片内部设置的死区时间，则芯片输出的死区时间为芯片内部设置的死区时间。下图描述了死区时间、输入信号和输出信号的时序关系。



## 9 修改记录

版本	主要修改内容	生效日期	修订者
V0.1	预发布	2018/06/27	谢正开
V0.2	最小包装数量由 2500 调整为 3000	2018/11/08	谢正开
V1.0	更新图 1-2 FD2606S 功能框图	2023/05/23	叶磊/ 邓书芝
V1.1	文档格式标准化	2023/06/13	邓书芝

## 版权说明

版权所有©峰昭科技（深圳）股份有限公司（以下简称：峰昭科技）。

为改进设计和/或性能，峰昭科技保留对本文档所描述或包含的产品（包括电路、标准元件和/或软件）进行更改的权利。本文档中包含的信息供峰昭科技的客户进行一般性使用。峰昭科技的客户应确保采取适当行动，以使其对峰昭科技产品的使用不侵犯任何专利。峰昭科技尊重第三方的有效专利权，不侵犯或协助他人侵犯该等权利。

本文档版权归峰昭科技所有，未经峰昭科技明确书面许可，任何单位及个人不得以任何形式或方式（如电子、机械、磁性、光学、化学、手工操作或其他任何方式），对本文档任何内容进行复制、传播、抄录、存储于检索系统或翻译为任何语种，亦不得更改或删除本内容副本中的任何版权或其他声明信息。

峰昭科技（深圳）股份有限公司

深圳市南山区科技中二路深圳软件园二期 11 栋 2 楼 203

邮编：518057

电话：0755-26867710

传真：0755-26867715

网址：[www.fortiortech.com](http://www.fortiortech.com)

本文件所载内容

峰昭科技（深圳）股份有限公司版权所有，保留一切权力。