



HT9200A/B

双音多频信号发生器

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2010-01-A	2010-01	更换新模板
2012-01-B1	2012-01	增加说明书编号及发行履历
2019-02-B2	2019-02	更换新模板



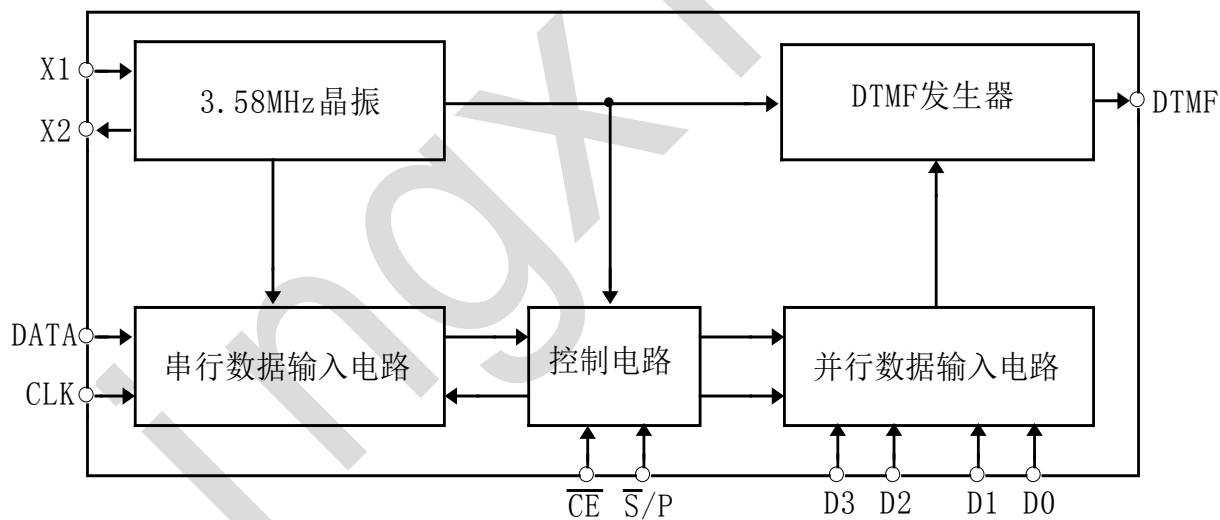
1、概述

HT9200A/B为双音多频信号发生器，提供与 μC 接口。可由 μC 控制产生16种双频信号和8种单频信号，从DTMF管脚输出。HT9200A为串行工作模式，而HT9200B可以选择串行或并行工作模式。该芯片可以应用在多种场合，如安全系统、家庭自动化、通过电话线进行远程控制、通讯系统等。其主要特点如下：

- 工作电压：2.5V~5.5V
- HT9200A 为串行工作模式
- HT9200B 可选择串行工作模式或并行工作模式
- 低待机电流
- 低谐波失真
- 3.58MHz 晶振
- 封装形式：SOP8 / SOP14

2、功能框图及引脚说明

2.1、功能框图





订购信息:

管装:

产品料号	封装形式	打印标识	管装数	盒装管	盒装数	备注说明
HT9200A	SOP8	HT9200A	100 PCS/管	100 管/盒	10000 PCS/盒	塑封体尺寸: 4.9mm×3.9mm 引脚间距: 1.27mm
HT9200B	SOP14	HT9200B	50 PCS/管	100 管/盒	5000 PCS/盒	塑封体尺寸: 8.7mm×3.9mm 引脚间距: 1.27mm

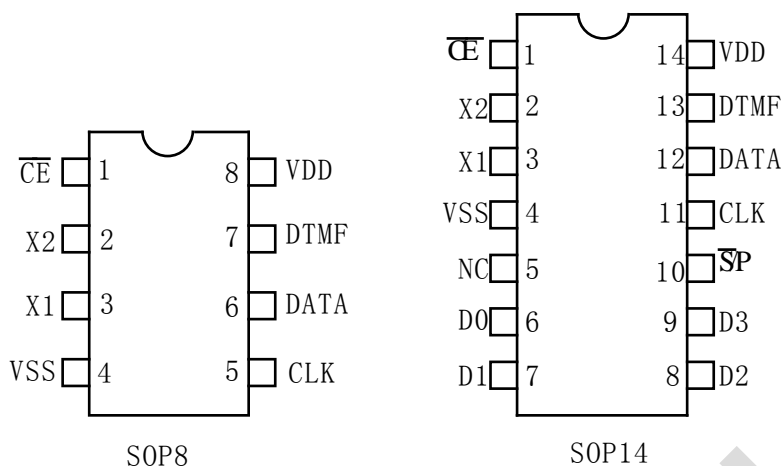
编带:

产品料号	封装形式	打印标识	编带盘装数	编带盒装数	备注说明
HT9200A	SOP8	HT9200A	2500PCS/盘	5000PCS/盒	塑封体尺寸: 4.9mm×3.9mm 引脚间距: 1.27mm
HT9200B	SOP14	HT9200B	4000PCS/盘	8000PCS/盒	塑封体尺寸: 8.7mm×3.9mm 引脚间距: 1.27mm

注: 如实物与订购信息不一致, 请以实物为准。



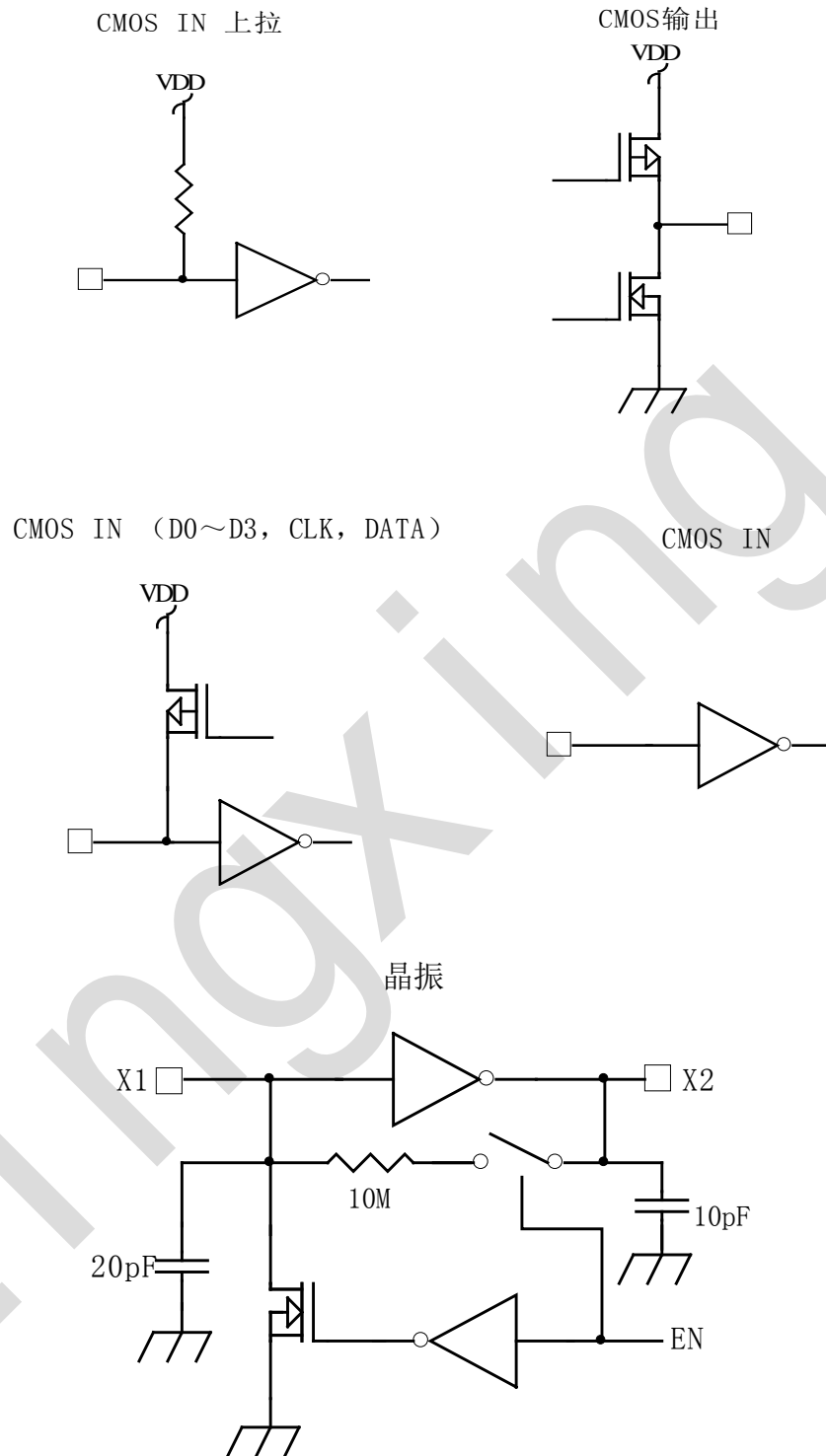
2.2、引脚排列图



2.3、引脚说明

管脚名	I/O	内部连接	说明
\overline{CE}	I	CMOS IN	电路使能端，低有效。
X2	0	晶振	接 3.58MHz 晶振。
X1	I		
VSS	-	-	负电源，地。
NC	-	-	空脚，不连接。
D0~D3	I	CMOS IN 上拉或悬空	并行模式时，数据输入端。当电路工作在串行模式时，D0~D3 端内部有上拉电阻，当电路工作在并行模式时，D0~D3 端内部悬空。
\overline{S}/P	I	CMOS IN	工作模式选择输入端： $\overline{S}/P = "1"$ ，并行模式 $\overline{S}/P = "0"$ ，串行模式
CLK	I	CMOS IN 上拉或悬空	串行模式时数据的同步时钟输入端。 当电路工作在并行模式时，CLK 输入端内部有上拉电阻，当电路工作在串行模式时，CLK 输入端悬空。
DATA	I	CMOS IN 上拉或悬空	串行模式时，数据输入端。 当电路工作在并行模式时，DATA 输入端内部有上拉电阻，当电路工作在串行模式时，DATA 输入端悬空。
DTMF	0	CMOS OUT	DTMF 信号输出端。
VDD	-	-	电源端，正常工作时，电源电压为：2.5V~5.5V

2.4、内部连接线路图





3、电特性

3.1、极限参数

除非另有规定， $T_{amb}=25^{\circ}\text{C}$

参数名称	符号	条件		额定值	单位
电源电压	V_{CC}			-0.3~6	V
输入电压	V_I			$V_{SS}-0.3\sim V_{DD}+0.3$	V
工作环境温度	T_{amb}			-20~75	$^{\circ}\text{C}$
贮存温度	T_{stg}			-50~125	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	DIP	245	$^{\circ}\text{C}$
			SOP	250	

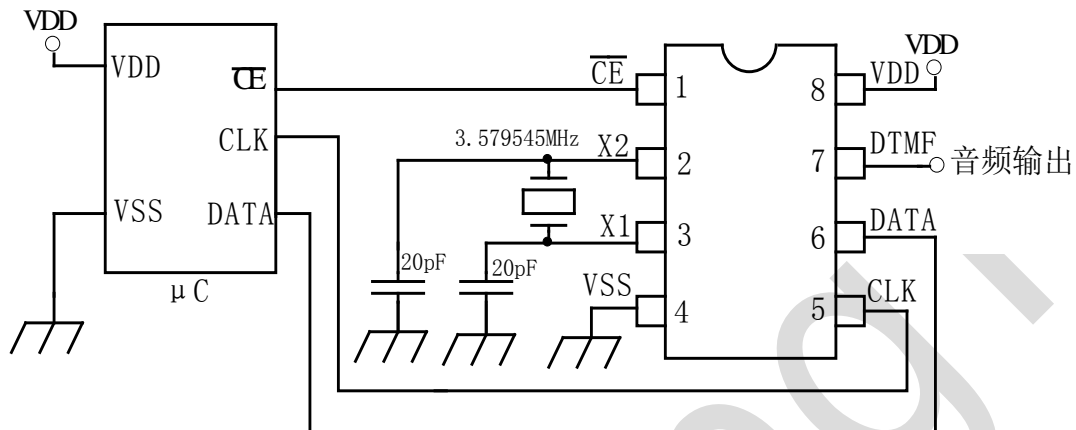
3.2、电气特性 ($T_a=25^{\circ}\text{C}$)

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{DD}	工作电压	—	—	2.5	—	5.5	V
I_{DD}	工作电流	2.5V	$\overline{S}/P = V_{DD}$, $D0\sim D3 = V_{SS}$	—	240	2500	μA
		5.0V	$\overline{CE} = V_{SS}$, 无负载	—	950	3000	μA
V_{IL}	输入低电压	—	—	V_{SS}	—	$0.2V_{DD}$	V
V_{IH}	输入高电压	—	—	$0.8V_{DD}$	—	V_{DD}	V
I_{STB}	待机电流	2.5V	$\overline{S}/P = V_{DD}$	—	—	1	μA
		5.0V	$\overline{CE} = V_{DD}$, 无负载	—	—	2	μA
R_P	上拉电阻	2.5V	$V_{OL}=0\text{V}$	120	180	270	$\text{K}\Omega$
		5.0V		45	68	100	$\text{K}\Omega$
t_{DE}	DTMF 输出延时 (并行模式)	5.0V	—	—	$t_{UP}+6$	$t_{UP}+8$	ms
V_{TDC}	DTMF 输出直流 电平	2.5V ~ 5.5V	DTMF 输出	$0.45V_{DD}$	—	$0.75V_{DD}$	V
I_{TOL}	DTMF 端拉电流	2.5V	$V_{DTMF}=0.5\text{V}$	-0.1	—	—	mA
V_{TAC}	DTMF 输出交流 电平	2.5V	行组, $R_L=5\text{K}\Omega$	0.12	0.15	0.18	V_{rms}
A_{CR}	列预加重	2.5V	行组=0dB	1	2	3	dB
R_L	DTMF 输出负载	2.5V	$t_{HD}\leq -23\text{dB}$	5	—	—	$\text{K}\Omega$
t_{HD}	音频信号失真	2.5V	$R_L=5\text{K}\Omega$	—	-30	-23	dB
f_{CLK}	时钟频率 (串行模式)	—	—	—	100	500	KHz
t_{UP}	振荡起始时间 (\overline{CE} 为低时)	5.0V	从 \overline{CE} 下降沿到晶振 正常工作时的时间	—	—	10	ms
f_{OSC}	系统频率	—	3.5795MHz 晶振	3.5759	3.5759	3.5831	MHz

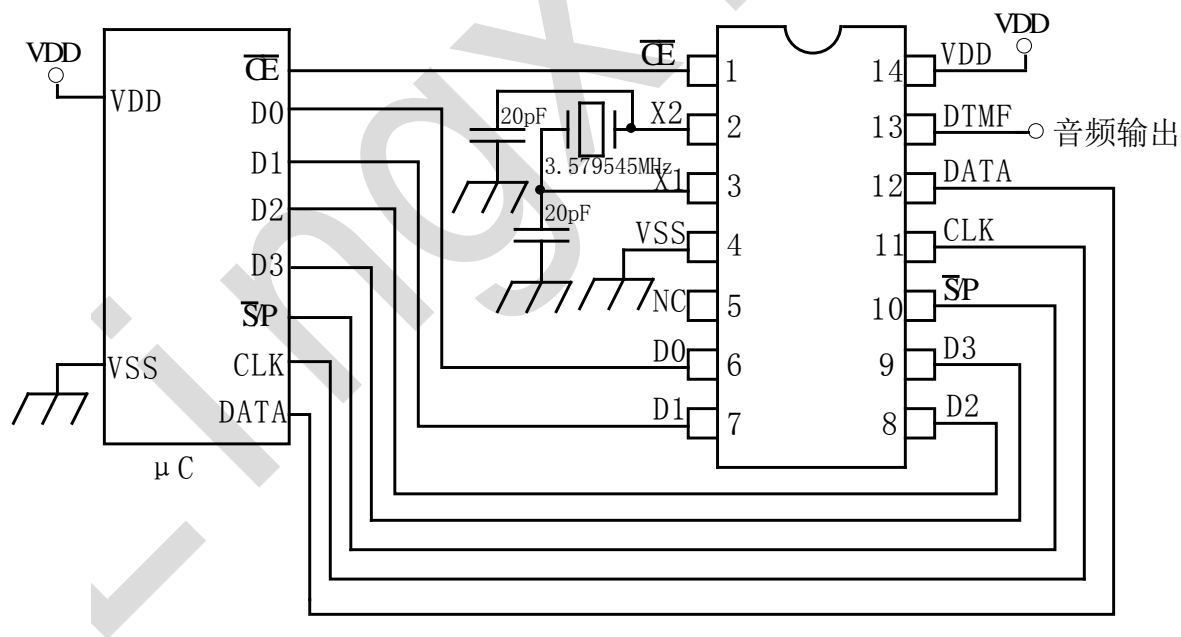
4、典型应用线路与应用说明

4.1、应用线路

4.1.1、串行模式



4.1.2、并行模式





4.2、应用说明

4.2.1、串行模式 (HT9200A/B)

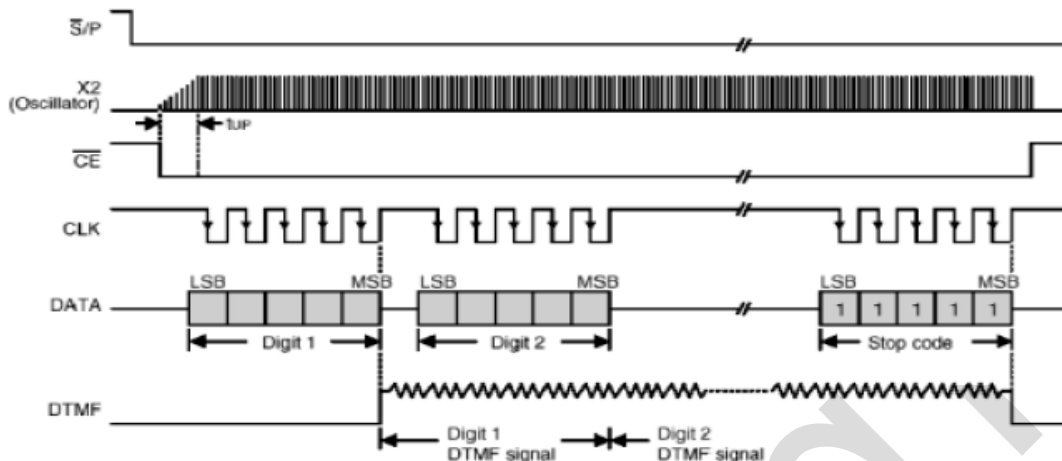
在串行工作模式下，HT9200A/B 通过 DATA 管脚输入一个 5bit 的代码来控制不同的 DTMF 信号输出，这 5 位代码按照 D0~D4 的顺序来传送，并且在 CLK 为下降沿时，HT9200A/B 锁存数据。当电路工作在串行模式时，D0~D3 端内部有上拉电阻。对于 HT9200B 电路，如果工作在串行模式时， \bar{S}/P 端必须连接到地 (GND)。

控制代码与频率输出对应关系 (串行模式):

Digit	D4	D3	D2	D1	D0	频率输出 (Hz)
1	0	0	0	0	1	697+1209
2	0	0	0	1	0	697+1336
3	0	0	0	1	1	697+1477
4	0	0	1	0	0	770+1209
5	0	0	1	0	1	770+1336
6	0	0	1	1	0	770+1477
7	0	0	1	1	1	852+1209
8	0	1	0	0	0	852+1336
9	0	1	0	0	1	852+1477
0	0	1	0	1	0	941+1336
*	0	1	0	1	1	941+1209
#	0	1	1	0	0	941+1477
A	0	1	1	0	1	697+1633
B	0	1	1	1	0	770+1633
C	0	1	1	1	1	852+1633
D	0	0	0	0	0	941+1633
—	1	0	0	0	0	697
—	1	0	0	0	1	770
—	1	0	0	1	0	852
—	1	0	0	1	1	941
—	1	0	1	0	0	1209
—	1	0	1	0	1	1336
—	1	0	1	1	0	1477
—	1	0	1	1	1	1633
DTMF OFF	1	1	1	1	1	—



控制时序图（串行模式）：



4.2.2、并行模式(只适用于 HT9200B)

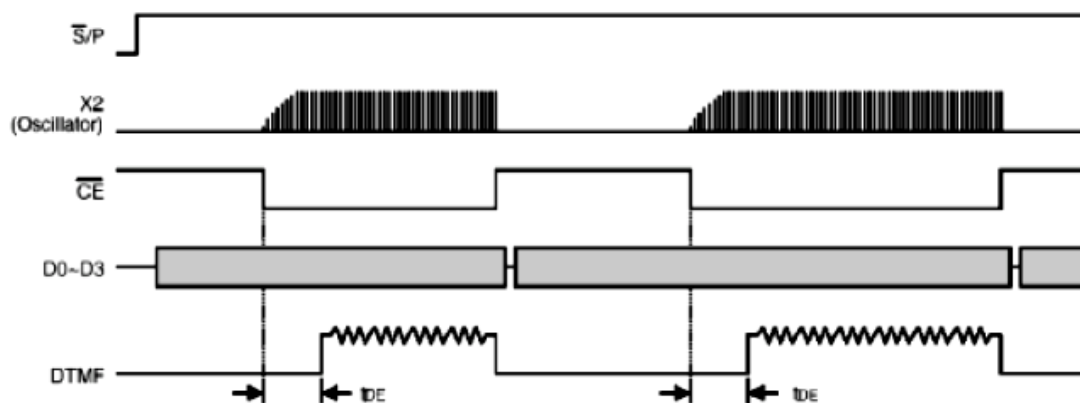
HT9200B 除了能用于串行模式，还能用于并行模式。当 $\overline{S/P}$ 管脚为高电平时，HT9200B 工作于并行模式。在并行模式下，HT9200B 通过 D0~D3 管脚输入的代码来控制不同的 DTMF 信号输出。HT9200B 是在 \overline{CE} 信号由高电平变为低电平时接收数据的。在 \overline{CE} 下降沿和 DTMF 产生信号输出之间会有一个延时（大约为 6ms）。

控制代码与频率输出对应关系（并行模式）：

Digit	D3	D2	D1	D0	频率输出 (Hz)
1	0	0	0	1	697+1209
2	0	0	1	0	697+1336
3	0	0	1	1	697+1477
4	0	1	0	0	770+1209
5	0	1	0	1	770+1336
6	0	1	1	0	770+1477
7	0	1	1	1	852+1209
8	1	0	0	0	852+1336
9	1	0	0	1	852+1477
0	1	0	1	0	941+1336
*	1	0	1	1	941+1209
#	1	1	0	0	941+1477
A	1	1	0	1	697+1633
B	1	1	1	0	770+1633
C	1	1	1	1	852+1633
D	0	0	0	0	941+1633



控制时序图（并行模式）：



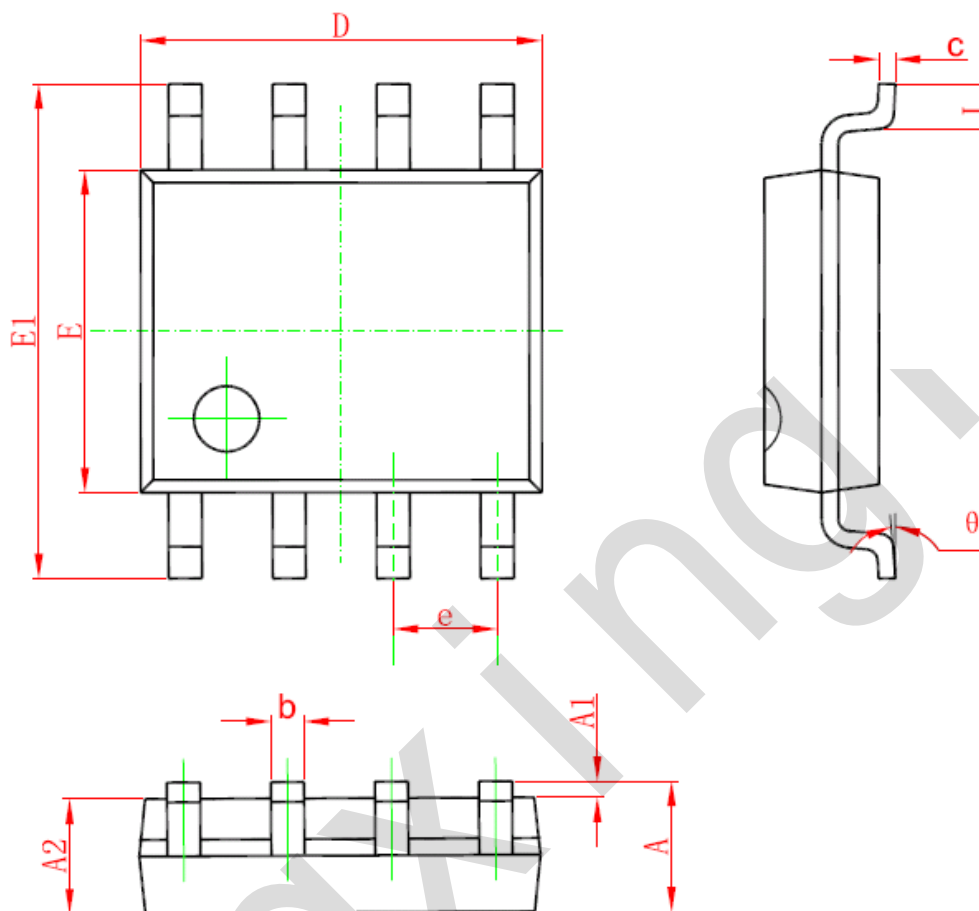
音频频率

输出频率 (Hz)		%误差
额定值	实际	
697	699	+0.29%
770	766	-0.52%
852	847	-0.59%
941	948	+0.74%
1209	1215	+0.50%
1336	1332	-0.30%
1477	1472	-0.34%

注：%误差不包括晶振频率的漂移。

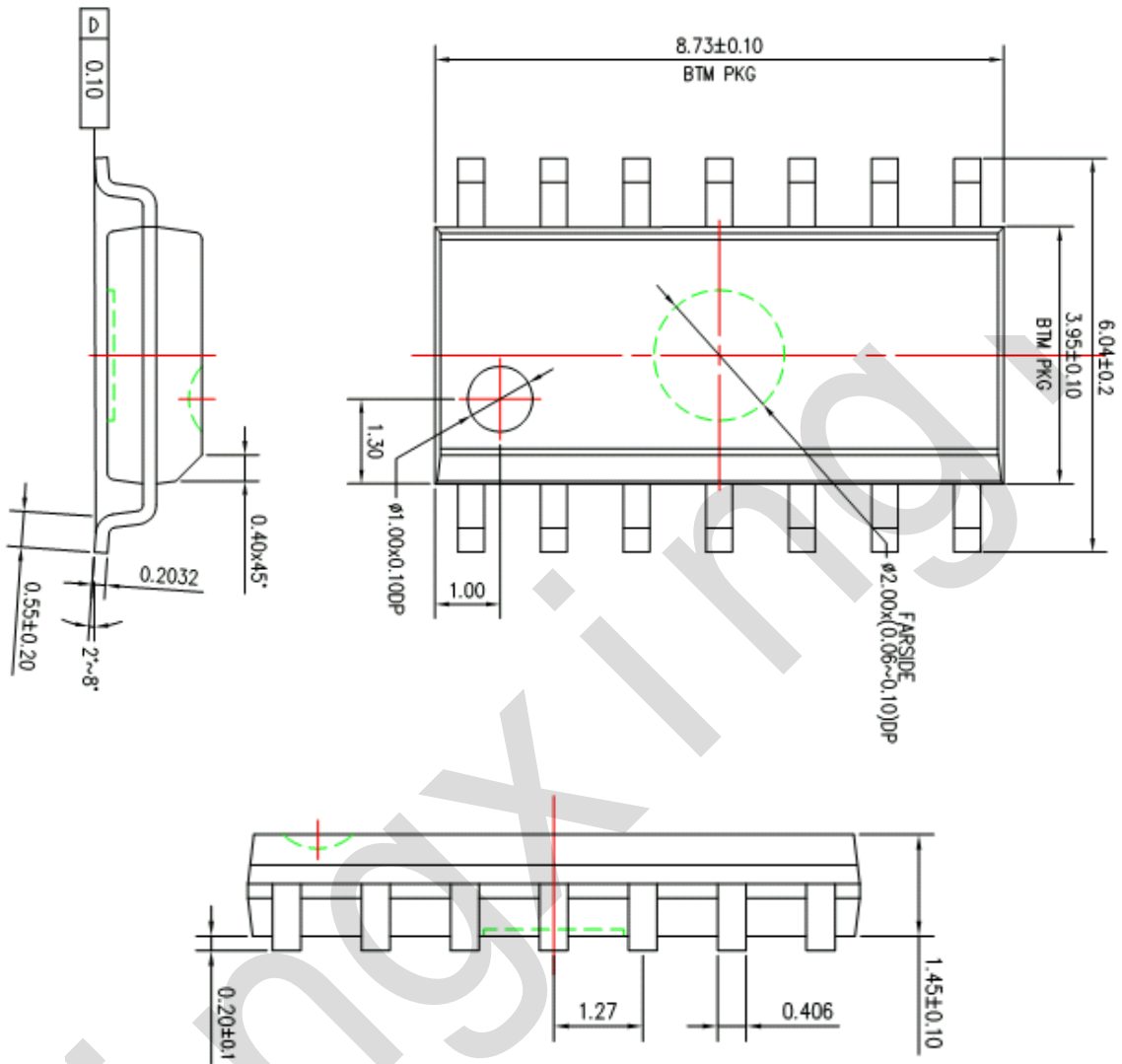
5、封装尺寸与外形图

5.1、SOP8 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

5.2、SOP14 外形图与封装尺寸





6、声明及注意事项

6.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素					
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr(VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)
引线框	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○
芯片	○	○	○	○	○	○
内引线	○	○	○	○	○	○
装片胶	○	○	○	○	○	○
说明	○：表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×：表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。					

6.2 注意

在使用本产品之前建议仔细阅读本资料；
本资料中的信息如有变化，恕不另行通知；
本资料仅供参考，本公司不承担任何由此而引起的任何损失；
本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。