

产品概述

SP301A/401A/603A是专用于智能电表的高可靠增强型数字隔离器。满足UL1577 5kV隔离耐压要求，且具有高电磁抗扰度和低辐射的特性。数据速率高达10Mbps,基于创新的Adaptive OOK技术，共模瞬态抗干扰度（CMTI）高达200kV/us. 当输入掉电时输出默认高电平。宽供电范围可直接对接大多数MCU等数字接口，并且可以方便的提供电平转换功能。出色的系统级电磁兼容(EMC)性能，增强了使用的可靠性和稳定性。

主要功能

- 高达 5000V_{RMS} 的隔离电压
- 数据速率: DC 至 10Mbps
- 宽供电电压范围: 2.5V 至 5.5V
- 高瞬态共模抑制 (CMTI) : 200kV/us
- 芯片级 ESD 性能:
 - 单边 HBM: $\pm 8\text{kV}$
 - 双边 ESD: $\pm 10\text{kV}$
- 高系统级 EMC 性能:
- 系统级静电放电 (ESD) ,快速群脉冲 (EFT) , 抗浪涌保护
- 低传播延时: <15ns
- 宽工作温度范围: $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
- 符合 RoHS 标准封装: 宽体 SOIC-16

安全相关认证

- UL 1577:1 分钟 5000V_{RMS}
- CQC 认证: 符合 GB4943.1-2011
- 根据 CSA 元件接受通知书 5A 批准

应用

- 智能电表
- 隔离 SPI

功能框图

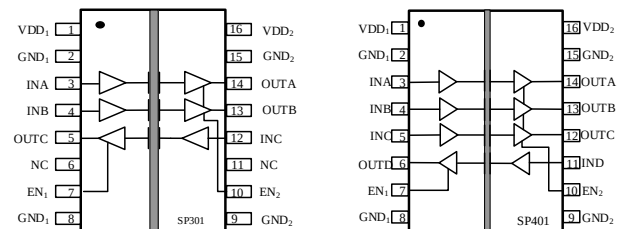


图 1: SP301A/401A 功能框图

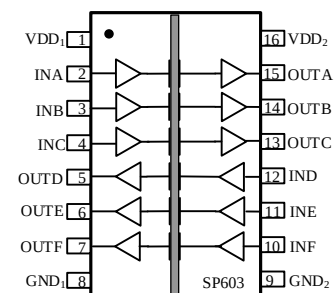


图 2: SP603A 功能框图

目录

1.0	最大额定参数	3
2.0	技术规格	3
2.1.	电气参数	3
2.2.	典型性能参数	8
2.3.	参数测试电路	10
3.0	高压特性描述	11
3.1.	隔离和安全相关特性	11
3.2.	法规信息	11
4.0	功能描述	12
5.0	应用指南	13
5.1.	系统介绍	13
5.2.	应用电路	14
5.3.	PCB 布局	14
6.0	封装信息	15
7.0	订购指南	17
8.0	卷带包装信息	18
9.0	修订历史	20

1.0 最大额定参数

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
供电电压	VDD1, VDD2	-0.5		6.5	V	
最大输入电压	INA, INB, INC, IND	-0.4		VDD+0.4 ¹	V	
最大输出电压	OUTA, OUTB, OUTC, OUTD	-0.4		VDD+0.4 ¹	V	
最大输入/输出脉冲电压	INA, INB, INC, IND, OUTA, OUTB, OUTC, OUTD	-0.8		VDD+0.8	V	脉冲宽度小于100ns, 且占空比小于10%
输出电流	I _o	-15		15	mA	
浪涌隔离电压	V _{IOSM}			6.25	kV	实际测试浪涌耐压为 1.6* V _{IOSM}
工作温度	T _{opr}	-40		125	°C	
结温	T _{stg}	-40		150	°C	
静电放电 (ESD)	HBM			±8000	V	
	CDM			±2000	V	

¹ 最大电压必须不超过 6.5V

2.0 技术规格

2.1. 电气参数

(对于 Ta=-40°C至 125°C, VDD1=2.5V~5.5V, VDD2=2.5V~5.5V。典型值在 VDD1 = 5V, VDD2 = 5V, Ta = 25°C, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
上电复位 (POR)	VDD _{POR}		2.2		V	上电时候的上电复位门限
	VDD _{HYS}		0.1		V	上电复位门限迟滞
输入迟滞	V _{IT}		1.6		V	上升沿输入门限
	V _{IT_HYS}		0.4		V	输入门限迟滞
输入高电平	V _{IH}	2			V	

输入低电平	V_{IL}			0.8	V	
输出高电平	V_{OH}	VDD-0.3			V	$I_{OH} = -4mA$
输出低电平	V_{OL}			0.3	V	$I_{OL} = 4mA$
输出阻抗	R_{out}		50		ohm	
输入上拉/下拉电流	I_{pull}		8	15	uA	
POR之后的启动时间	trbs		40		usec	
瞬态共模抑制	CMTI		200		kV/us	

(对于 $T_a = -40^{\circ}C$ 至 $125^{\circ}C$, VDD1=5V, VDD2=5V。典型值在 VDD1 = 5V, VDD2 = 5V, $T_a = 25^{\circ}C$, 除非另有说明。)

参数	符号	最小值	典型值	最大	单位	测试条件/注释
电源电流	SP301AWx					
	I _{DD1} (Q0)		1.16	1.74	mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q0)		1.57	2.355	mA	
	I _{DD1} (Q1)		3.35	5.025	mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	I _{DD2} (Q1)		2.65	3.975	mA	
	I _{DD1} (1M)		2.37	3.555	mA	所有输入为 1Mbps, C _L =15pF
	I _{DD2} (1M)		2.3	3.45	mA	
	I _{DD1} (10M)		3.18	4.77	mA	所有输入为 10Mbps, C _L =15pF
	I _{DD2} (10M)		3.88	5.82	mA	
	SP401AWx					
	I _{DD1} (Q1)		1.244	1.87	mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q1)		2.164	3.25	mA	
	I _{DD1} (Q0)		4.658	7	mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	I _{DD2} (Q0)		3.416	5	mA	
	I _{DD1} (1M)		3.07	4.6	mA	所有输入为 1Mbps,

	I _{DD2} (1M)		3.064	4.6	mA	C _L =15pF
	I _{DD1} (10M)		3.82	5.7	mA	所有输入为 10Mbps, C _L =15pF
	I _{DD2} (10M)		5.496	8.2	mA	
	SP603AWx					
	I _{DD1} (Q1)				mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q1)				mA	
	I _{DD1} (Q0)				mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	I _{DD2} (Q0)				mA	
	I _{DD1} (1M)				mA	所有输入为 1Mbps, C _L =15pF
	I _{DD2} (1M)				mA	
	I _{DD1} (10M)				mA	所有输入为 10Mbps, C _L =15pF
	I _{DD2} (10M)				mA	
数据速率	DR	0		10	Mbps	
最小脉冲宽度	PW			5.0	ns	
传播延时	t _{PLH}	5	8.20	15	ns	见 图 2.11 , C _L = 15pF
	t _{PHL}	5	10.56	15	ns	见 图2.11 , C _L = 15pF
脉宽畸变 t _{PHL} - t _{PLH}	PWD			5.0	ns	见 图2.11 , C _L = 15pF
上升时间	t _r			5.0	ns	见 图2.11 , C _L = 15pF
下降时间	t _f			5.0	ns	见 图2.11 , C _L = 15pF
峰值眼图抖动	t _{JIT} (PK)		350		ps	
通道间延时偏差	t _{SK} (c2c)			2.5	ns	
芯片间延时偏差	t _{SK} (p2p)			5.0	ns	
状态高到输出高阻态	t _{PHZ}		14.88		ns	见 图2.12 , C _L = 15pF, R _L =1k
使能到输出状态高	t _{PZH}		10.00		ns	见 图2.12 , C _L = 15pF, R _L =1k
状态低到输出高阻态	t _{PLZ}		17.25		ns	见 图2.12 , C _L = 15pF, R _L =1k

使能到输出状态低	t_{PZL}		10.85		ns	见 图2.12 , $C_L = 15\text{pF}$, $R_L = 1\text{k}$
----------	-----------	--	-------	--	----	---

(对于 $T_a = -40^\circ\text{C}$ 至 125°C , $V_{DD1} = 3.3\text{V} \pm 10\%$, $V_{DD2} = 3.3\text{V} \pm 10\%$ 。典型值在 $V_{DD1} = 3.3\text{V}$, $V_{DD2} = 3.3\text{V}$, $T_a = 25^\circ\text{C}$, 除非另有说明。)

Parameters	Symbol	Min	Typ	Max	Unit	Comments
电源电流	SP401AWx					
	I _{DD1} (Q0)		1.09	1.635	mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q0)		1.5	2.25	mA	
	I _{DD1} (Q1)		3.28	4.92	mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	I _{DD2} (Q1)		2.57	3.855	mA	
	I _{DD1} (1M)		2.27	3.405	mA	所有输入为 1Mbps, C _L =15pF
	I _{DD2} (1M)		2.16	3.24	mA	
	I _{DD1} (10M)		2.11	4.2	mA	所有输入为 10Mbps, C _L =15pF
	I _{DD2} (10M)		3.19	4.785	mA	
	SP301AWx					
	I _{DD1} (Q1)		1.165	1.75	mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q1)		2.062	3.1	mA	
	I _{DD1} (Q0)		4.566	6.85	mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	I _{DD2} (Q0)		3.306	5	mA	
	I _{DD1} (1M)		2.954	4.4	mA	所有输入为 1Mbps, C _L =15pF
	I _{DD2} (1M)		2.1162	4.3	mA	
	I _{DD1} (10M)		3.452	5.2	mA	所有输入为 10Mbps, C _L =15pF
	I _{DD2} (10M)		4.368	6.5	mA	
	SP603AWx					
	I _{DD1} (Q1)				mA	所有的输入等于供电电压for W1 or 所有的输入等于GND for W0
	I _{DD2} (Q1)				mA	

	$I_{DD1}(Q0)$				mA	所有的输入等于供电电压for W0 or 所有的输入等于GND for W1
	$I_{DD2}(Q0)$				mA	
	$I_{DD1}(1M)$				mA	所有输入为 1Mbps, $C_L=15pF$
	$I_{DD2}(1M)$				mA	
	$I_{DD1}(10M)$				mA	所有输入为 10Mbps, $C_L=15pF$
	$I_{DD2}(10M)$				mA	
数据速率	DR	0		10	Mbps	
最小脉冲宽度	PW			5.0	ns	
传播延时	t_{PLH}	5	9.20	15	ns	见 图 2.11 , $C_L = 15pF$
	t_{PHL}	5	10.40	15	ns	见 图 2.11 , $C_L = 15pF$
脉宽畸变 $ t_{PHL} - t_{PLH} $	PWD			5.0	ns	见 图 2.11 , $C_L = 15pF$
上升时间	t_r			5.0	ns	见 图 2.11 , $C_L = 15pF$
下降时间	t_f			5.0	ns	见 图 2.11 , $C_L = 15pF$
峰值眼图抖动	$t_{JIT}(PK)$		350		ps	
通道至通道延时偏差	$t_{SK}(c2c)$			2.5	ns	
芯片至芯片延时偏差	$t_{SK}(p2p)$			5.0	ns	
状态高到输出高阻态	t_{PHZ}		17.85		ns	见 图 2.12 , $C_L = 15pF$, $R_L=1k$
使能到输出状态高	t_{PZH}		13.37		ns	见 图 2.12 , $C_L = 15pF$, $R_L=1k$
状态低到输出高阻态	t_{PLZ}		20.6		ns	见 图 2.12 , $C_L = 15pF$, $R_L=1k$
使能到输出状态低	t_{PZL}		13.67		ns	见 图 2.12 , $C_L = 15pF$, $R_L=1k$

2.2. 典型性能参数

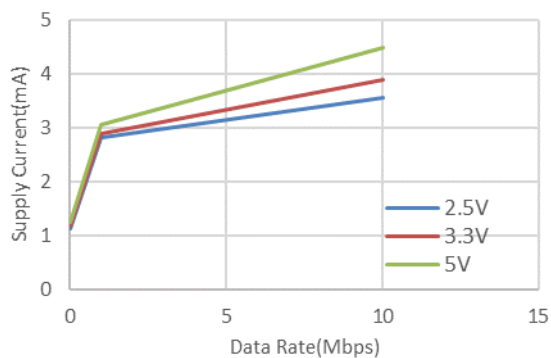


图 2.1 SP301A VDD1 供电电流和数据速率的关系

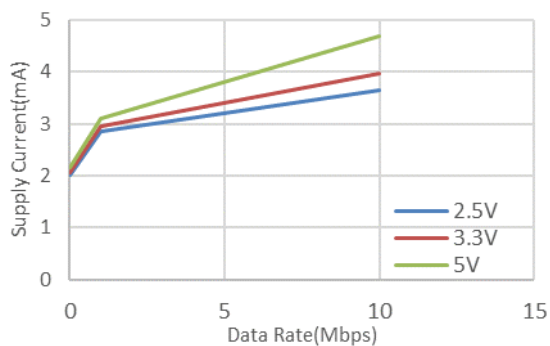


图 2.2 SP301A VDD2 供电电流和数据速率的关系

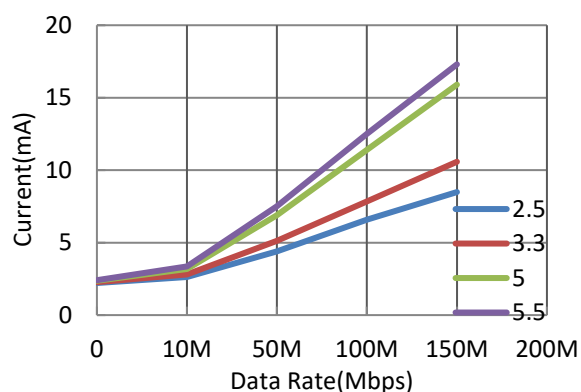


图 2.3 SP401A VDD1 供电电流和数据速率的关系

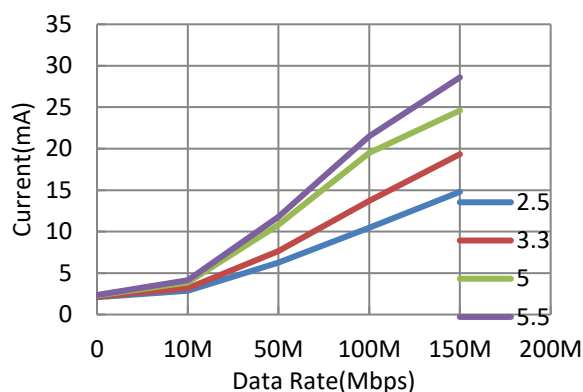


图 2.4 SP401A VDD2 供电电流和数据速率的关系

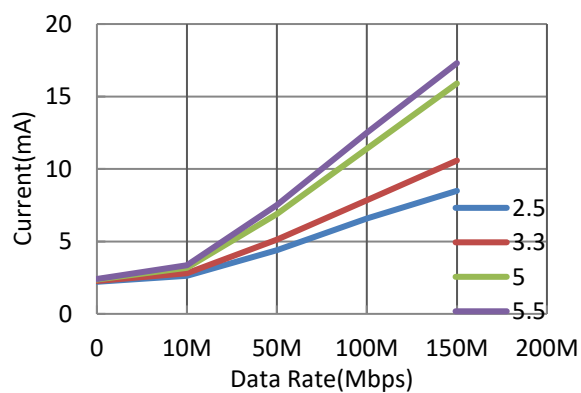


图 2.5 SP603A VDD1 供电电流和数据速率的关系

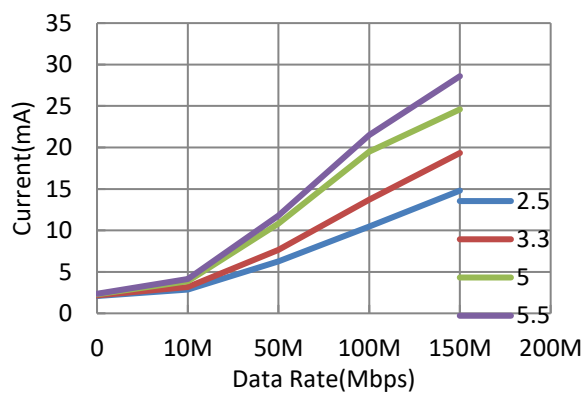


图 2.6 SP603A VDD2 供电电流和数据速率的关系

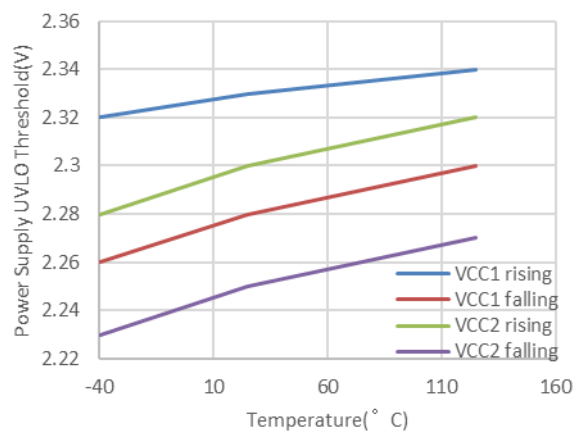


图 2.7 电源供电门限和温度的关系

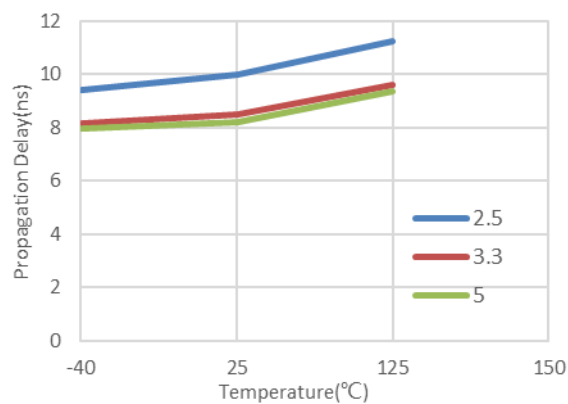


图 2.8 传播延时和温度的关系

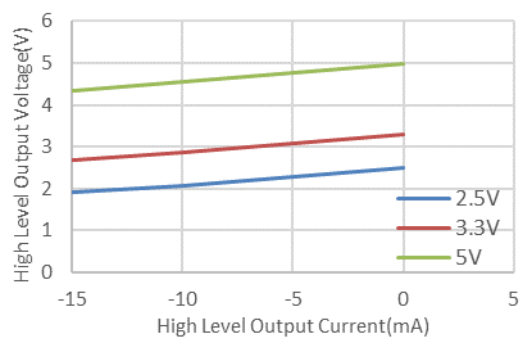


图 2.9 输出高电平电压和输出电流的关系

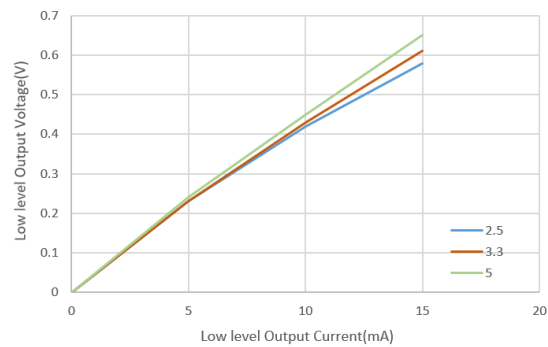


图 2.10 输出低电平电压和输出电流的关系

2.3. 参数测试电路

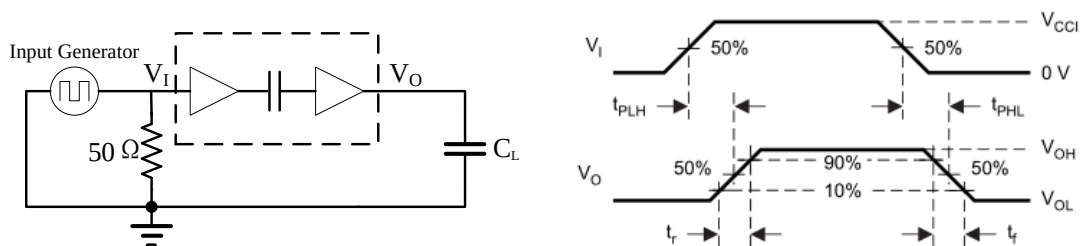


图 2.11 开关特性测试电路和波形

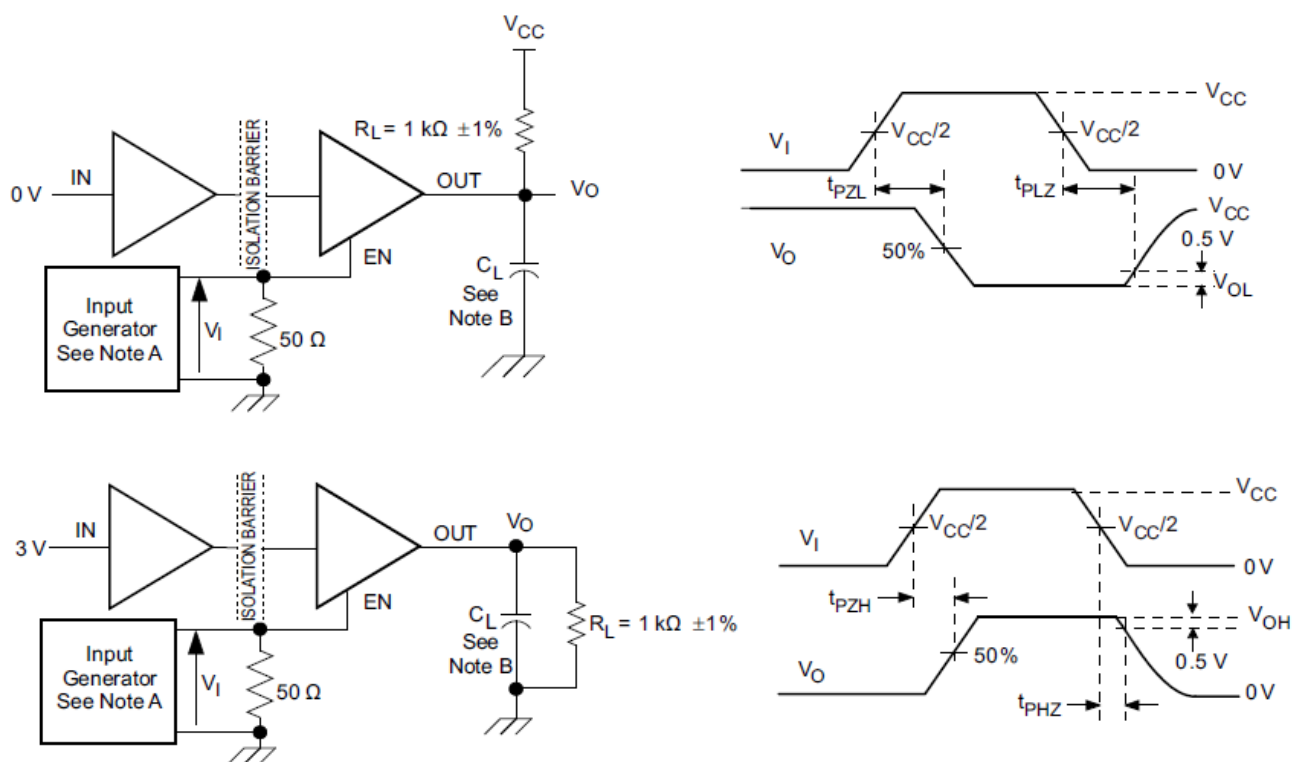


图 2.12 使能、禁止传播延时测试电路和波形

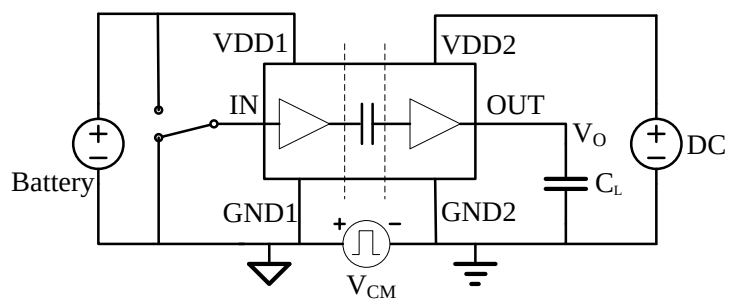


图 2.13 瞬态共模抑制测试电路

3.0 高压特性描述

3.1. 隔离和安全相关特性

参数	符号	值	单位	测试条件/注释
最小外部间隙 (气隙)	L(I01)	8.0	mm	测量输入端至输出端隔空最短距离
最小外部爬电距离	L(I02)	8.0	mm	测量输入端至输出端沿壳体最短距离
最小内部间隙	DTI	30	um	隔离距离
漏电阻抗 (相对漏电指数)	CTI	>400	V	DIN EN 60112 (VDE 0303-11); IEC 60112
材料组		II		

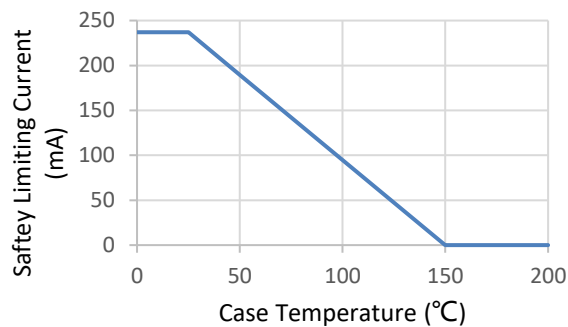


图 3.1 安全限压内的热衰减曲线

3.2. 法规信息

SP301A/401A/603A 已经获得或正在申请下表所列机构认证

CUL		CQC
UL 1577 器件认证程序认可 ¹	根据CSA元件接受通知书5A批准	经CQC11-471543-2012 GB4943.1-2011认证
单一保护, 5000V _{rms} 隔离电压	单一保护, 5000V _{rms} 隔离电压	基础绝缘800V _{RMS} (1131Vpeak) 加强绝缘400V _{RMS} (565Vpeak)
文件 (申请中)	文件 (申请中)	文件 (申请中)

¹ 依据 UL 1577, 每个 SP301A/401A/603A 都经过 1s 绝缘测试电压 ≥ 6000 V rms 的验证测试

4.0 功能描述

SP301A/SP401A /603A 是基于电容隔离的电表专用宽体高可靠隔离器。在传输边将数字信号通过内部振荡器调制为 RF 信号，然后通过电容隔离带传输并在接收端解调。如图 4.1 所示，该调制方式的好处是具有抗干扰性能和低对外辐射。

如表 4.1 所示，当 VDDIN 未上电而 VDDOUT 上电时 SPxxxA 输出状态高，以避免当输入侧电源掉电时输出进入不确定状态而导致出错。输出端口在上电 60us 内和输入状态保持一致。

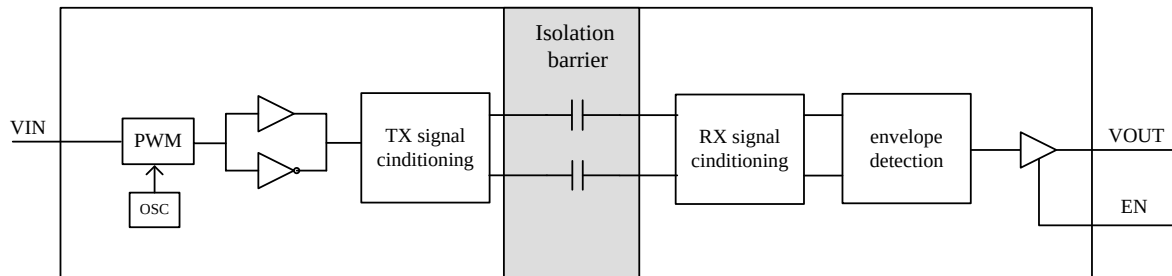


图 4.1 单通道信号功能框图

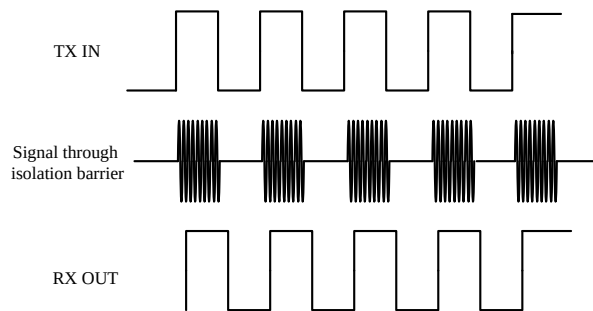


图 4.2 基于 OOK 调制方法

输入	EN _x	VDD1 状态	VDD2 状态	输出	测试条件/注释
H	H 或 NC	上电	上电	H	正常操作
L	H 或 NC	上电	上电	L	
X	L	上电	上电	Z	禁止输出，输出高阻态
X	H 或 NC	未上电	上电	H 或 L	SPxxxAW0: 输出 L, SPxxxW1: 输出 H 在输入边 VDD1 上电后 60us 内输出状态和输入状态一致
X	L	未上电	上电	Z	禁止输出，输出高阻态
X	X	上电	未上电	X	在输出边 VDD2 上电 60us 内输出状态和输入状态一致

表 4.1 输出状态 vs. 供电状态

5.0 应用指南

5.1 系统介绍

在新一代多芯智能电表系统中，计量芯与管理芯及计量芯与负荷识别模块各需要一组高速隔离 SPI 通信。纳芯微提供两种接近方案，第一种如图 5.1，利用两颗 4 通道或 3 通道数字隔离器 SP401A/301A 实现高速 SPI 隔离，这种方案的好处是管理芯与计量芯通信与计量芯和负荷识别模块之间实现物理隔离，减小了一路通信失效对另一路的影响；第二种如图 5.2 所示，两路 SPI 通信共用一组 6 通道数字隔离器，这种方案可减小 PCB 使用面积，同时成本上会有一些优势。

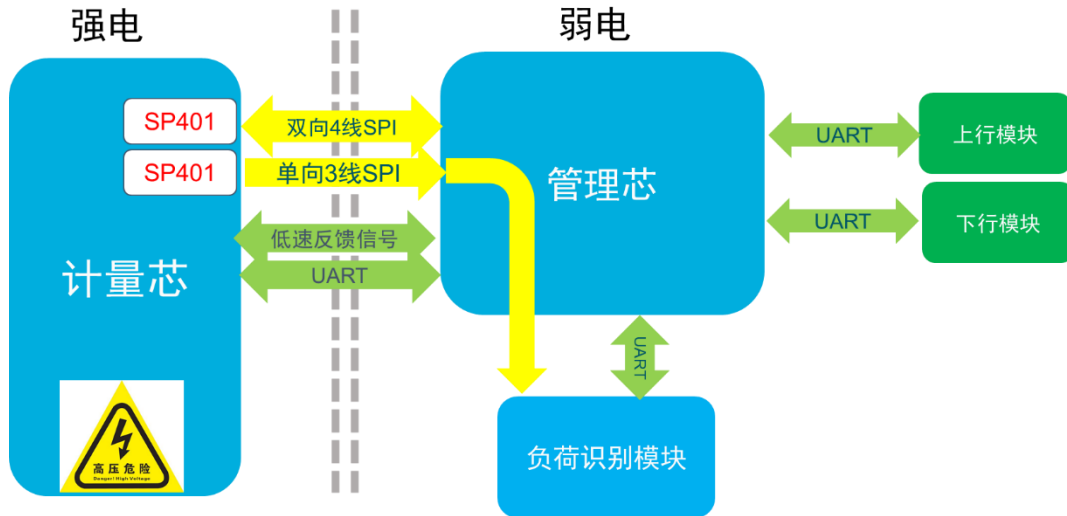


图 5.1 SP301A/401A 在多芯智能电表中的应用

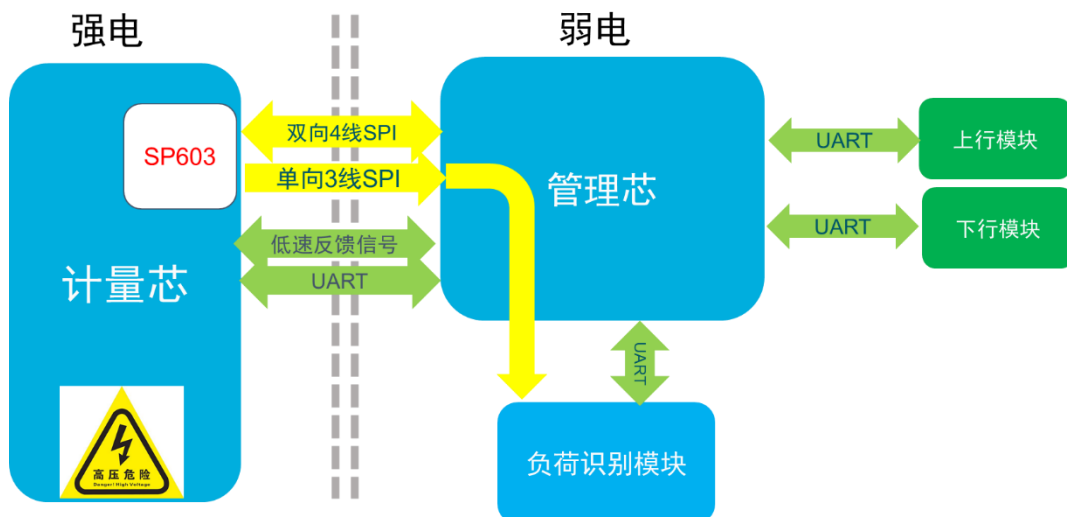


图 5.2 SP603A 在多芯智能电表中的应用

5.2. 应用电路

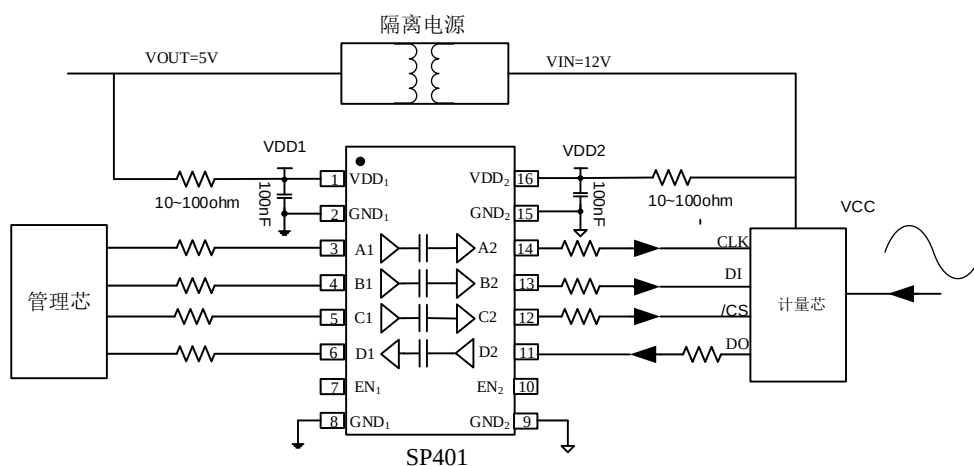


图 5.3 SP401A 在多芯智能电表中的应用

5.3. PCB 布局

SPxxxWx 系列产品 VDD1 到 GND1, VDD2 到 GND2 至少需要一个 0.1uF 旁路电容, 摆放时, 电容要尽可能接近芯片的电源引脚. 图 5.2 和图 5.3 展示推荐的 PCB 布局. 确保 IC 底下的间隙远离走线, 焊盘, 过孔等. 为了增强设计鲁棒性, 设计时可以在信号输入/输出串联 50~300ohm 电阻, 这些电阻不仅可以增强噪声抑制能力, 同时还是可以增强系统的可靠性, 比如抗闩锁能力.

SPxxx 典型输出阻抗为 50ohm $\pm$ 40%. 当驱动负责呈现传输线特性时, 输出布线需要进行阻抗匹配。

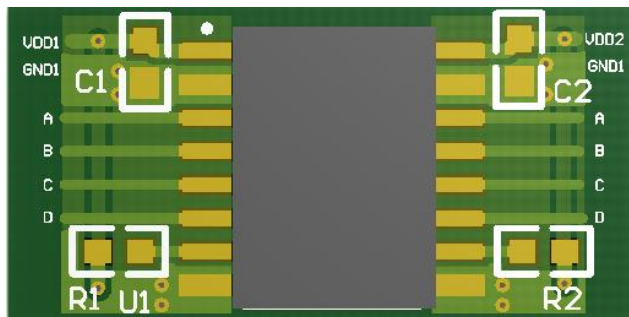


图 5.4 推荐 PCB 布局— Top Layer



图 5.5 推荐 PCB 布局 — 底层

6.0 封装信息

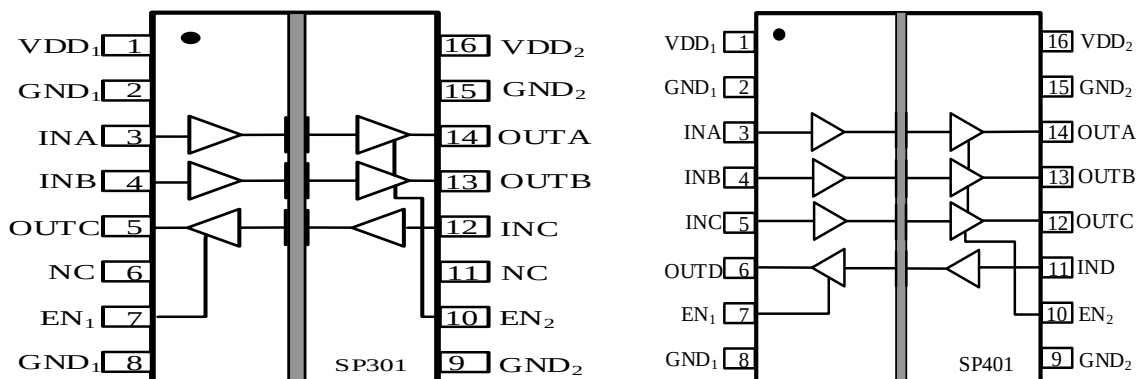


图 6.1 SP301A/401A PIN 脚图

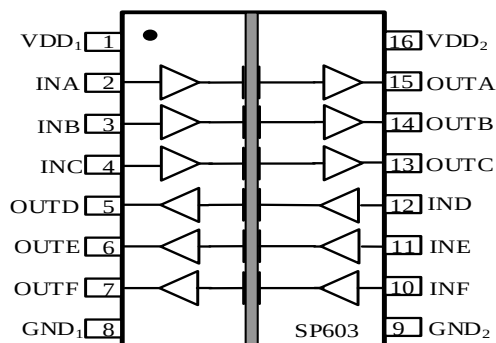


图 6.2 SP603A PIN 脚图

符号	SP301 PIN 脚编号	SP401 PIN 脚编号	SP603 PIN 脚编号	I/O	功能
VDD ₁	1	1	1	-	隔离第一侧的电源电压
GND ₁	2 & 8	2 & 8	8	-	第一侧的接地基准
INA	3	3	2	IN	通道 A 输入引脚
INB	4	4	3	IN	通道 B 输入引脚
INC	12	5	4	IN	通道 B 输入引脚
OUTD	-	6	5	OUT	通道 D 输出引脚
OUTE	-	-	6	OUT	通道 E 输出引脚
OUTF	-	-	7	OUT	通道 F 输出引脚

EN1	7	7	-	-	输出使能 1，输入逻辑高有效。当 EN1 为状态高或悬空，第一侧的输出使能。当 EN1 为低电平时，第一侧输出禁止为高阻态。
GND ₂	9 & 15	9 & 15	9	-	第二侧的接地基准
EN ₂	10	10	-	-	输出使能 2，输入逻辑高有效。当 EN2 为状态高或悬空，第二侧的输出使能。当 EN2 为低电平时，第二侧输出禁止为高阻态。
INF	-	-	10	IN	通道 F 输入引脚
INE	-	-	11	IN	通道 E 输入引脚
IND	-	11	12	IN	通道 D 输入引脚
OUTC	5	12	13	OUT	通道 C 输出引脚
OUTB	13	13	14	OUT	通道 B 输出引脚
OUTA	14	14	15	OUT	通道 A 输出引脚
VDD2	16	16	16	-	第二侧的电源电压
NC	6 & 11	-	-	-	NC

表 6.1 SP301A/401A/603A 引脚功能描述

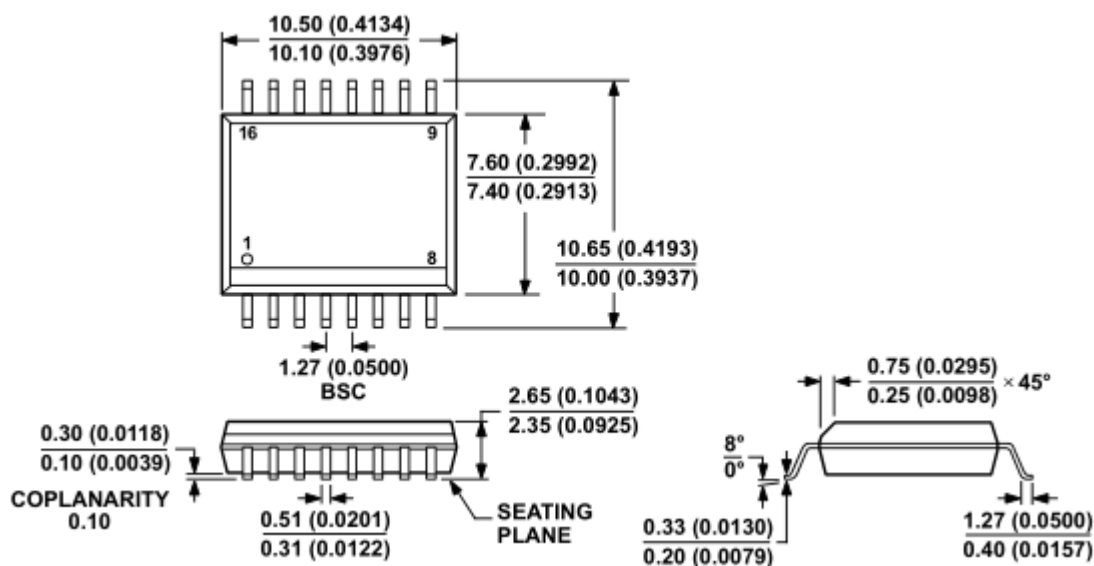
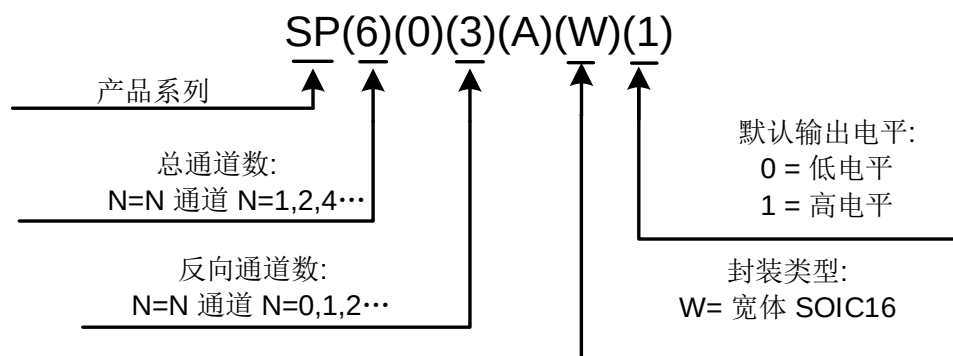


图 6.3 WB SOIC16 封装尺寸图

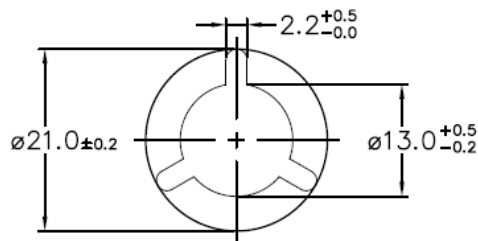
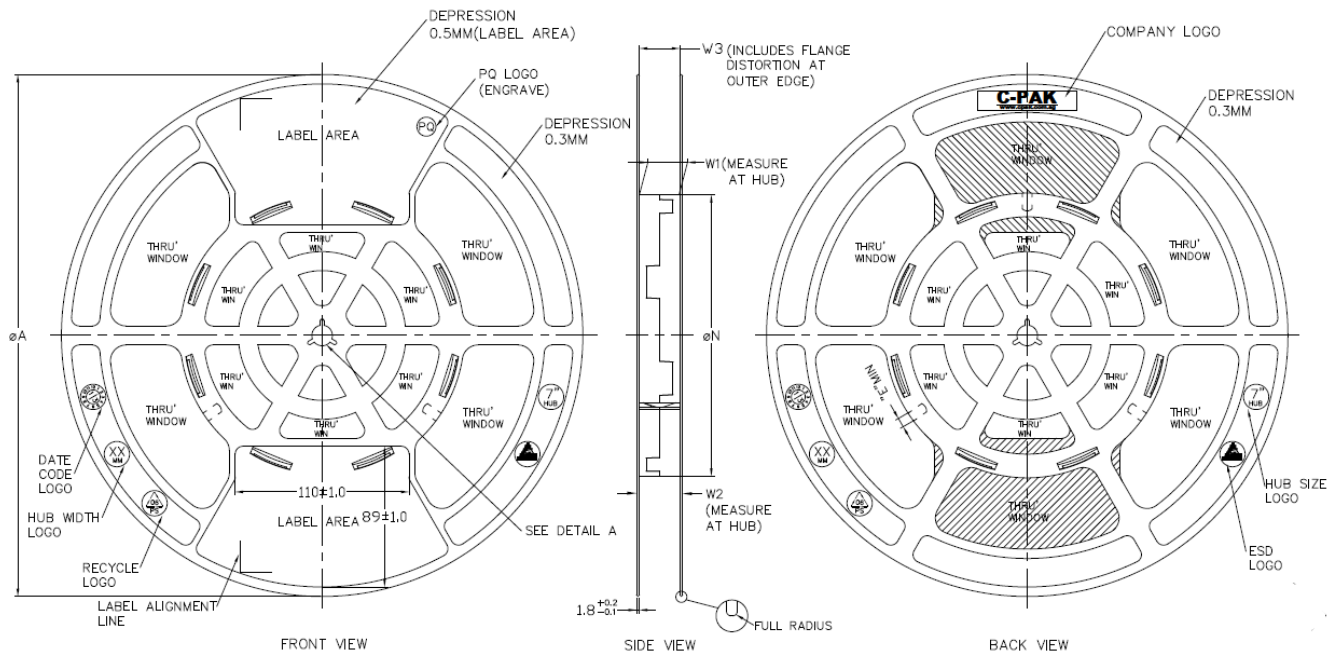
7.0 订购指南

型号	隔离耐压(kV)	第一侧 输入引 脚个数	第二侧 输入引 脚个数	最大数据 速率 (Mbps)	默认输出 状态	温度	封装	MSL
SP301AW1 -DSWR	5	2	1	10	High	-40 to 125°C	宽体SOIC-16	3
SP401AW1 DSWR	5	3	1	10	High	-40 to 125°C	宽体SOIC-16	3
SP603AW1 -DSWR	5	3	3	10	High	-40 to 125°C	宽体SOIC-16	3
注: 根据 JEDEC行业标准分类和峰值焊接温度, 封装符合RoHS标准, 回流焊温度为260°C								

料号命名规则:



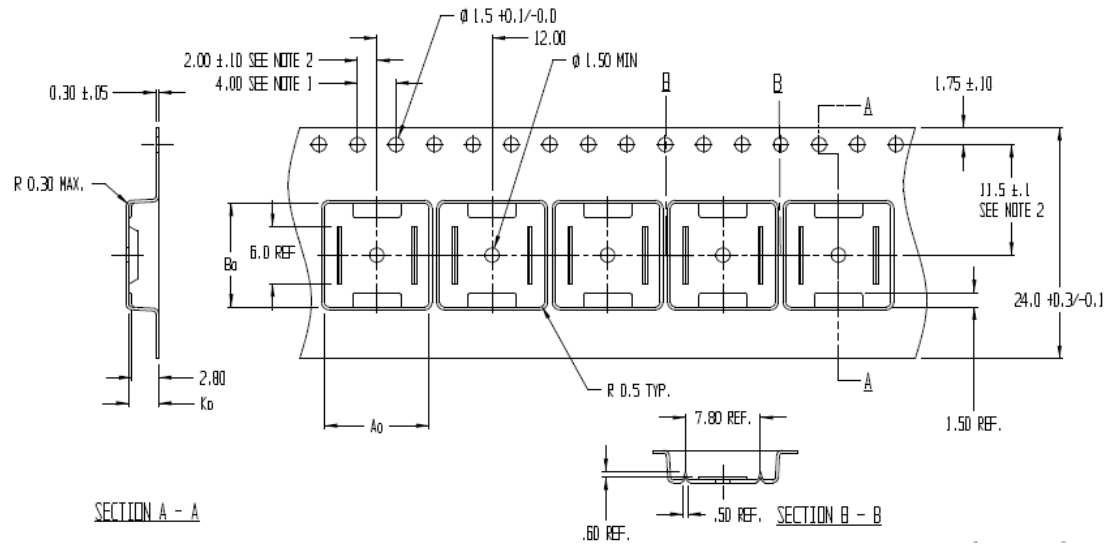
8.0 卷带包装信息



ARBOR HOLE
DETAIL A
SCALE : 3:1

PRODUCT SPECIFICATION						
TAPE WIDTH	ØA ±2.0	ØN ±2.0	W1	W2 (MAX)	W3	E (MIN)
08MM	330	178	8.4 $\pm\frac{1.5}{0.6}$	14.4	SHALL ACCOMMODATE TAPE WIDTH WITHOUT INTERFERENCE	5.5
12MM	330	178	12.4 $\pm\frac{2.0}{0.6}$	18.4		5.5
16MM	330	178	16.4 $\pm\frac{2.0}{0.6}$	22.4		5.5
24MM	330	178	24.4 $\pm\frac{2.0}{0.6}$	30.4		5.5
32MM	330	178	32.4 $\pm\frac{2.0}{0.6}$	38.4		5.5

SURFACE RESISTIVITY			
LEGEND	SR RANGE	TYPE	COLOUR
A	BELOW 10^{12}	ANTISTATIC	ALL TYPES
B	10^6 TO 10^{11}	STATIC DISSIPATIVE	BLACK ONLY
C	10^5 & BELOW 10^5	CONDUCTIVE (GENERIC)	BLACK ONLY
E	10^8 TO 10^{11}	ANTISTATIC (COATED)	ALL TYPES



NOTES:

1. TO SPROCKET HOLE PITCH CUMULATIVE TOLERANCE ± 0.2
2. POCKET POSITION RELATIVE TO SPROCKET HOLE MEASURED AS TRUE POSITION OF POCKET, NOT POCKET HOLE
3. A_0 AND B_0 ARE CALCULATED ON A PLANE AT A DISTANCE "R" ABOVE THE BOTTOM OF THE POCKET.

$A_0 = 10.90$
 $B_0 = 10.80$
 $K_0 = 3.1$

图 8.1 宽体 SOIC16 封装物料卷带包装信息

9.0 修订历史

Revision	Description	Date
0.1	第一版	2020/02/22