



## 高性能、副边同步整流功率开关

### 主要特点

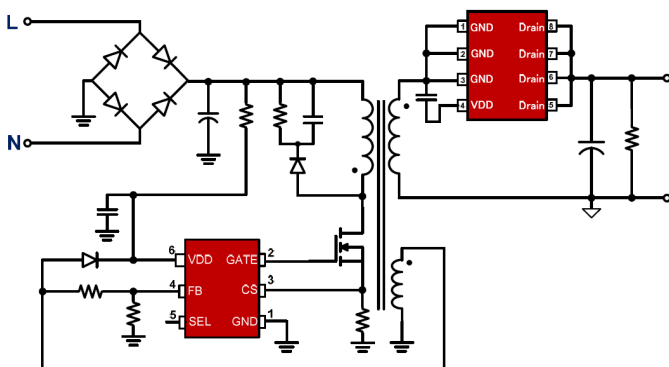
- 反激拓扑副边同步整流功率开关
- 支持“浮地”和“共地”同步整流两种拓扑
- 支持断续工作模式 (DCM) 和准谐振工作模式 (QR)
- <math><300\mu\text{A}</math> 超低静态电流
- 内置 VDD 高压供电模块，无需 VDD 辅助绕组供电
- 内置 45V 功率 MOSFET
- 内部集成保护：
  - VDD 欠压保护 (UVLO)
  - VDD 电压钳位 (>5mA 钳位电流)
- 封装类型 SOP-8

### 典型应用

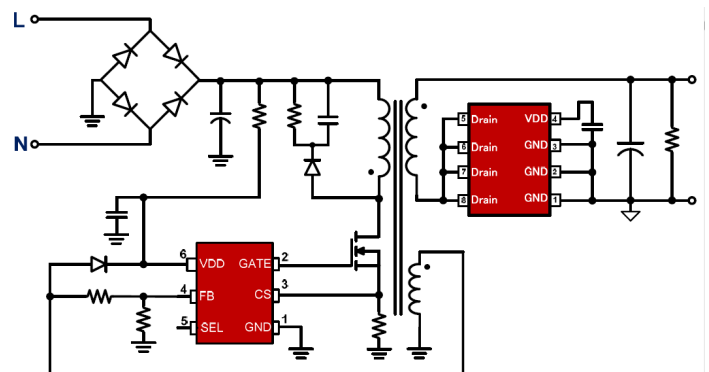
- 反激变换器
- 充电器

### 典型应用电路

“浮地”同步整流

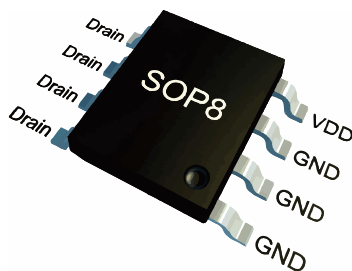


“共地”同步整流





## 管脚封装



SOP-8

## 产品标记



SOP-8

DP411X 为产品名称;

DP411X 为产品名称; XXXXXX 第 1 个 X 表示年的最后一位, 如 2019 为 4; 第 2 个 X 表示月, 用 A-L 12 个字母表示; 第 3、4 个 X 表示日期, 如 01-31; 最后两个 X 为晶圆批号追踪码。.

## 管脚功能描述

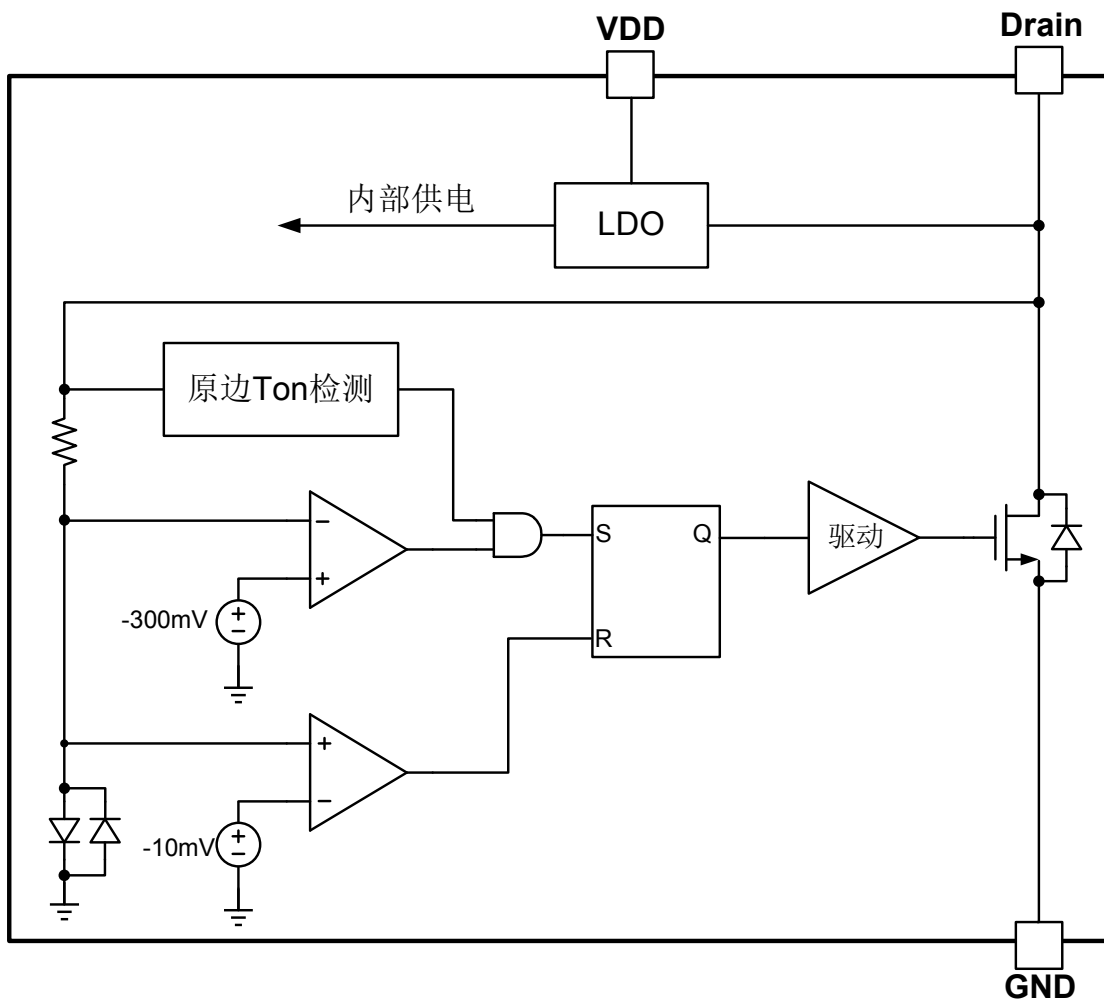
管脚	名称	I/O	描述
1,2,3	GND	P	IC 参考地, 同时也是内部功率 MOSFET 的原极
4	VDD	P	IC 供电脚, 推荐使用 0.1uF 以上容值的瓷片电容
5,6,7,8	Drain	I	内置功率 MOSFET 漏极



### 订货信息

型号	描述
DP4110	SOP-8, 无卤、编带盘装, 4000颗/卷
DP4111	SOP-8, 无卤、编带盘装, 4000颗/卷
DP4112	SOP-8, 无卤、编带盘装, 4000颗/卷

### 内部功能框图





## 极限参数（备注 1）

参数	数值	单位
Drain 脚工作电压范围	-0.3 to 45	V
VDD 直流供电电压	7.4	V
VDD 直流钳位电流	5	mA
封装热阻---结到环境(SOP-8)	165	°C/W
芯片工作结温	150	°C
储藏温度	-65 to 150	°C
管脚温度（焊接 10 秒）	260	°C
ESD 能力（人体模型）	3	kV
ESD 能力（机器模型）	250	V

## 推荐工作条件

参数	数值	单位
芯片工作结温	-40 to 125	°C

## 电气参数（无特殊注明，环境温度为 25 °C）

符号	参数	测试条件	最小	典型	最大	单位
供电部分（VDD 脚）						
$I_Q$	静态工作电流	VDD=6V, Drain=0V	50	150	200	uA
$V_{DD\_reg}$	高压供电 VDD 调制电压	Drain=12V	6.7	7.1	7.5	V
$I_{HV}$	高压供电电流	Drain=12V, VDD=5.5V	15		30	mA
$V_{DD\_ON}$	VDD 开启电压	VDD 上升	3.7	4	4.3	V
$V_{DD\_OFF}$	VDD 关断电压	VDD 下降	2.8	3.1	3.4	V
$V_{DD\_Clamp}$	VDD 钳位电压	$I(V_{DD}) = 5mA$		7.4		V



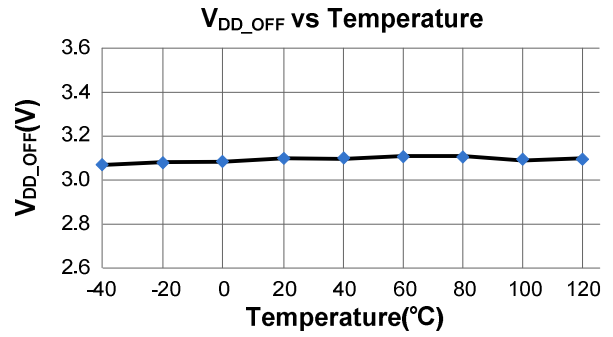
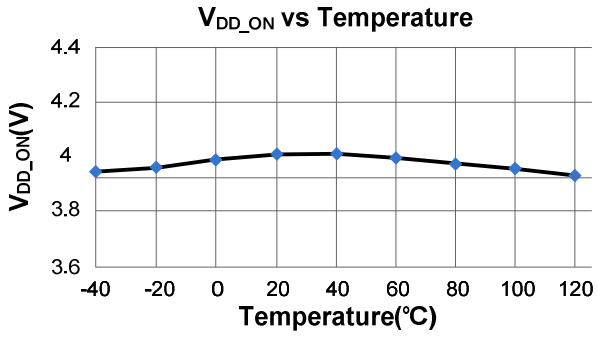
内部 MOSFET 和控制部分 (Drain 脚)						
Vth_off	内部 MOSFET 关断阈值		-15	-10	-5	mV
Vth_on	内部 MOSFET 开启阈值	(备注 2)		-300		mV
Rds_on	内部 MOSFET 导通阻抗	DP4110		15		mΩ
		DP4111		10		mΩ
		DP4112		7.2		mΩ
Td_on	内部 MOSFET 开启延迟时间				200	ns
Td_off	内部 MOSFET 关断延迟时间				60	ns
V <sub>BR</sub>	内部 MOSFET 漏-源极击穿电压		45			V

**备注1:** 超出列表中“极限参数”可能会对器件造成永久性损坏。极限参数为应力额定值。在超出推荐的工作条件和应力的情况下，器件可能无法正常工作，所以不推荐让器件工作在這些条件下。过度暴露在高于推荐的最大工作条件下，可能会影响器件的可靠性。

**备注2:** 参数取决于设计，批量生产制造时通过功能性测试。



## 参数特性曲线





## 功能描述

DP411X 是一款用于替代 Flyback 副边肖特基二极管的高性能同步整流开关，内置超低导通阻抗功率 MOSFET 以提升系统效率。DP411X 支持“浮地”和“共地”同步整流两种架构，也支持系统断续工作模式 (DCM) 和准谐振工作模式 (QR)。DP411X 集成有 VDD 欠压保护功能和 VDD 电压钳位。DP411X 内置 VDD 高压供电模块，无需 VDD 辅助绕组供电，减低了系统成本。

### ● 7.1V 稳压器

在原边 MOSFET 导通期间，IC 内部 7.1V 稳压器将从其 Drain 管脚抽取电流向 VDD 供电，以使 VDD 电压恒定在 7.1V 左右。基于高频解耦和供电考虑，推荐选取容量为 0.1 $\mu$ F 的陶瓷电容作为 VDD 电容。

### ● 系统启动

系统开机以后，芯片内部高压 LDO 从 Drain 管脚抽取电流向 VDD 电容供电。

当 VDD 电压低于欠压保护阈值后 (3.1V 典型值)，芯片进入睡眠模式，同时内部同步整流 MOSFET 进入关断状态，副边绕组电流经内部同步整流 MOSFET 的体二极管实现续流。当 VDD 电压高于 VDD 开启电压后 (4V 典型值)，芯片开始工作。芯片内部同步整流 MOSFET 只在副边续流期间才能开通。

### ● 开通阶段

初始阶段同步整流 MOSFET 处于关闭状态，副边

电流经 MOSFET 体二极管实现续流，同时在体二极管两端形成一负向 Vds 电压 (<-500mV)。该负向 Vds 电压远小于 DP411X 内部 MOSFET 开启检测阈值，故经过开通延迟 (Td\_on, 约 200ns) 后内部 MOSFET 开通 (如图 1)。

### ● 关断阶段

在同步整流 MOSFET 导通期间，DP411X 采样 MOSFET 漏-源两端电压 (Vds)。当 Vds 电压高于 MOSFET 关断阈值，内部 MOSFET 将在关断延迟 (Td\_off, 约 60ns) 后被关断 (如图 1)。

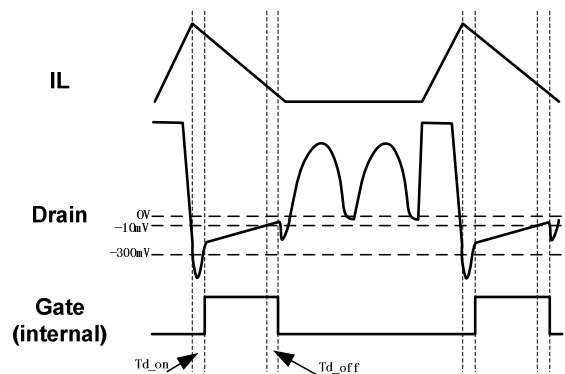


图 1

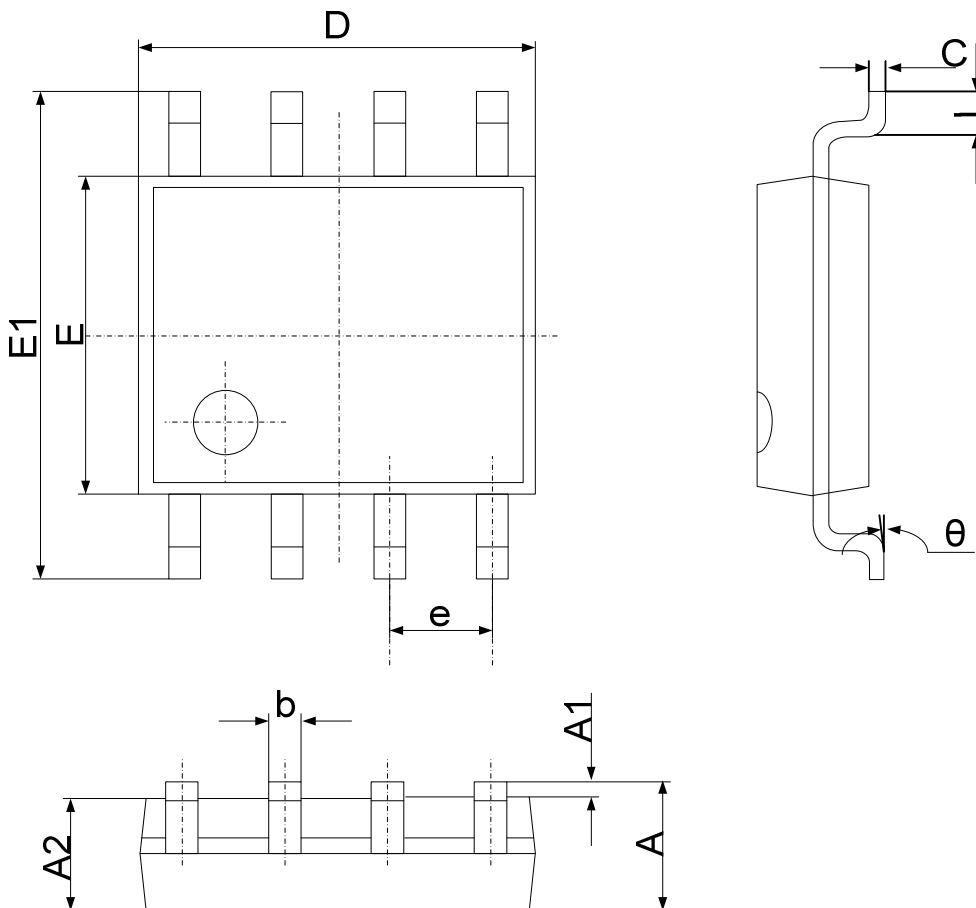
### ● 前沿消隐 (LEB)

在内部同步整流 MOSFET 开通瞬间，芯片漏-源 (Drain-Source) 之间会产生电压尖峰。为避免此类电压尖峰干扰系统正常工作导致芯片误动作，芯片内部集成有前沿消隐电路 (LEB)。在 LEB 时间 (约 1 $\mu$ s) 内，关断比较器被屏蔽，无法关断内部同步整流 MOSFET，直至消隐时间结束。



封装尺寸

SOP-8



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (中心到中心)		0.050 (中心到中心)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°





# DP411X

高性能、副边同步整流功率开关

## 修改记录

日期	版本	描述	制订者	审批者
2019/07/22	1.0	初次发行	彭凤娇	徐艳